

Giải thuật ổn định điện áp ra và giảm độ gợn dòng điện vào nghịch lưu nguồn kháng tựa khóa

Lê Xuân Vinh^{1,*}, Nguyễn Đức Minh², Trương Việt Anh³, Quách Thanh Hải³



Use your smartphone to scan this QR code and download this article

TÓM TẮT

Trong những năm gần đây, nghịch lưu tăng áp tựa khóa chuyển mạch được sử dụng rộng rãi trong hệ thống điện. Bài báo này đề xuất một phương pháp ổn định điện áp AC ngõ ra đồng thời giảm độ gợn dòng điện của cuộn kháng tăng áp trong nghịch lưu tăng áp tựa khóa chuyển mạch (QSBI). Phương pháp đề xuất dựa trên điều chế độ rộng xung sóng mang với hai sóng tam giác lệch pha nhau 90°. Kỹ thuật đề xuất sử dụng hàm offset để mở rộng chỉ số điều chế và giải thuật ổn định điện áp ngõ ra dựa trên việc điều chỉnh hệ số tăng áp. Việc mở rộng chỉ số điều chế sẽ giúp giảm điện áp stress trên các khóa chuyển mạch trung bình đến 16,5% trong các điều kiện mô phỏng. Hệ số tăng áp sẽ dựa trên thời gian ngắn mạch phía DC/DC và phía nghịch lưu khi có các vector zero. Điều này giúp giảm tỉ số ngắn mạch cho phần tăng áp DC/DC do có các xung ngắn mạch được chèn vào vị trí các vector zero, vì thế mạch nghịch lưu đảm nhiệm hai quá trình tăng áp và nghịch lưu. Sự kết hợp này làm giảm được độ gợn dòng trên cuộn kháng tăng áp. Đồng thời việc giảm tỉ số ngắn mạch phía tăng áp DC/DC sẽ cũng giúp giảm công suất của khóa chuyển mạch phía mạch tăng áp và từ đó có thể giảm giá thành sản xuất của sản phẩm. Các phân tích sẽ làm rõ kỹ thuật đề xuất. Các mô phỏng và thực nghiệm sẽ được thực hiện nhằm đánh giá kỹ thuật đề xuất.

Từ khoá: Tăng áp DC/DC, điều chế độ rộng xung, nghịch lưu, tỉ số ngắn mạch, QSBI

GIỚI THIỆU

Nghịch lưu tăng áp được ứng dụng nhiều trong các hệ thống điện như: Nguồn năng lượng từ turbin gió, nguồn Pin mặt trời (PV), UPS, xe điện¹. Bộ nghịch lưu tăng áp trực tiếp một chạng có hai cấu hình phổ biến là cấu hình nghịch lưu nguồn Z (ZSI)²Hình 1 và nghịch lưu tựa khóa chuyển mạch QSBI³⁻⁵Hình 2. Hai cấu hình này có ưu điểm tận dụng khả năng ngắn mạch của các khóa trong mạch nghịch lưu, để hỗ trợ quá trình tăng áp thay vì điều này là cấm kỵ trong cấu hình nghịch lưu áp (VSI) truyền thống¹.

Cả 2 cấu hình ZSI và QSBI đều chống được hiện tượng trùng dẫn của các khóa. Nhưng cấu hình ZSI tồn tại một vài nhược điểm như dòng điện ngõ vào bị gián đoạn, điện áp trên hai tụ cao, các khóa phải đóng ngắt nhiều lần hơn, kích thước của hai cuộn cảm cùng với hai tụ sẽ làm cho thiết kế phần cứng tương đối lớn, mặt khác các linh kiện sử dụng cho khóa công suất phải chịu được điện áp cao, dòng điện lớn².

Cấu hình QSBI có một số ưu điểm nổi trội như giảm được tần số chuyển mạch do sử dụng khóa đóng ngắt S hoạt động ở chế độ tăng áp kết hợp với sáu khóa công suất của khối nghịch lưu làm việc ở chế độ tăng áp, chống lại sự ngắn mạch bằng việc thêm một diode D₂. Nhưng có nhược điểm là điện áp V_{PN} cấp cho các

khóa chuyển mạch khối nghịch lưu vẫn còn lớn, độ gợn dòng trên cuộn cảm tương đối cao³. Tuy nhiên việc có thêm khóa S cũng cho nhiều giải pháp điều khiển hơn, vì thế trong bài báo này sẽ đề cập đến một kỹ thuật điều chế độ rộng xung kết hợp với thuật toán sử dụng hàm offset nhằm mở rộng giới hạn chỉ số điều chế, ổn định điện áp ngõ ra, giảm độ gợn dòng điện qua điện kháng tăng áp của cấu hình QSBI. Nội dung bài báo sẽ gồm 5 phần chính là cấu hình nghịch lưu QSBI trong phần 3, kỹ thuật điều khiển QSBI với 2 sóng mang và hàm offset medimum sẽ được phân tích để đề xuất giải thuật điều khiển giảm độ gợn dòng điện cuộn kháng, giảm điện áp trên DC link trong phần 4. Phần 5 trình bày các kết quả mô phỏng, thực nghiệm và phần 6 sẽ khái quát các kết luận, bàn luận thêm.

PHƯƠNG PHÁP NGHIÊN CỨU

Phương pháp nghiên cứu trong bài báo là sử dụng phương pháp tham khảo tài liệu, phân tích để đề xuất các giả thuyết, các vấn đề. Tiếp theo sẽ áp dụng phương pháp toán học thực hiện giải tích mạch điện, phân tích, tính toán để tiếp cận và đề xuất giải pháp cụ thể. Các giải pháp sẽ được thực hiện mô phỏng và thực nghiệm để làm rõ các vấn đề giải quyết và đưa ra các kết luận.

¹Trường Đại học Công nghệ Đồng Nai, Việt Nam

²Viện Khoa học năng lượng- Viện Hàn lâm Khoa học và Công nghệ Việt Nam

³Trường Đại Học Sư phạm Kỹ thuật TP.HCM, Việt Nam

Liên hệ

Lê Xuân Vinh, Trường Đại học Công nghệ Đồng Nai, Việt Nam

Email: lexuanvinh@dntu.edu.vn

Lịch sử

- Ngày nhận: 04-02-2021
- Ngày chấp nhận: 13-5-2021
- Ngày đăng: 03-6-2021

DOI: 10.32508/stdjet.v4i2.808

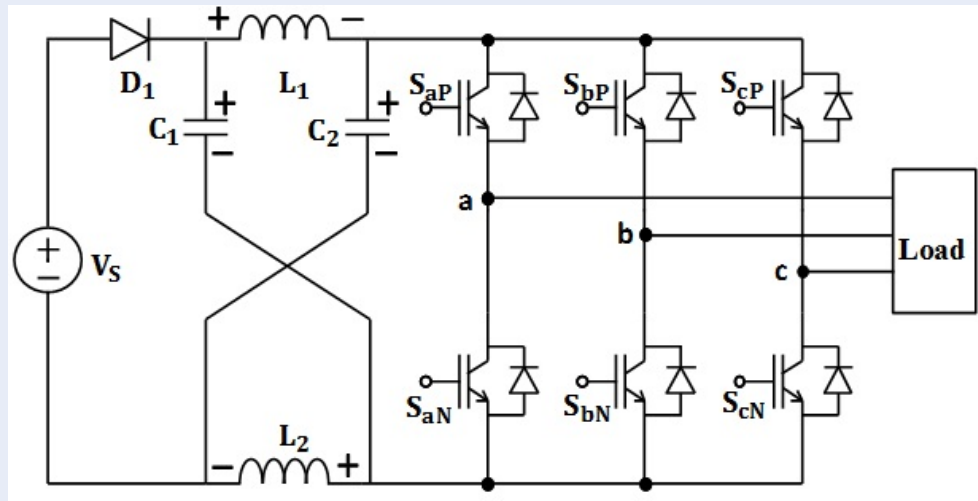


Bản quyền

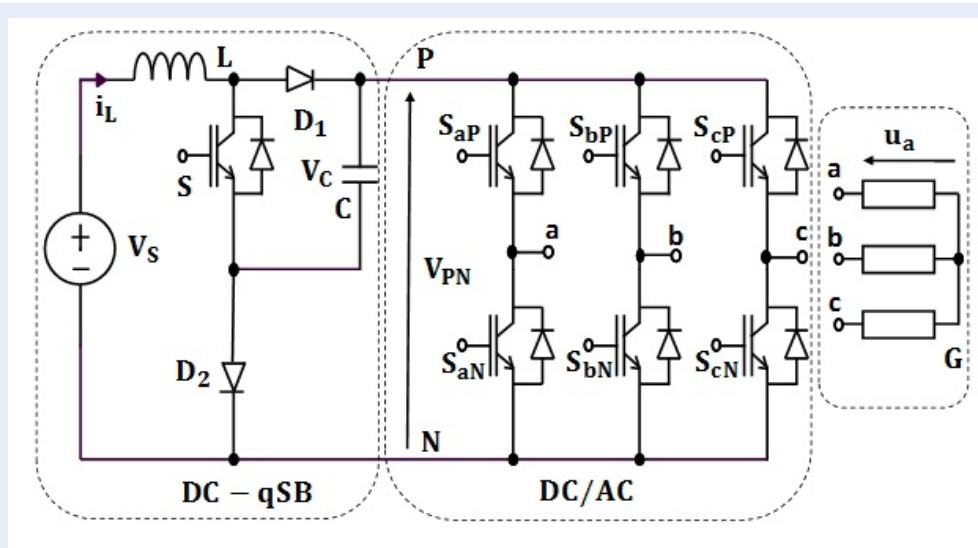
© ĐHQG Tp.HCM. Đây là bài báo công bố mở được phát hành theo các điều khoản của the Creative Commons Attribution 4.0 International license.



Trích dẫn bài báo này: Vinh L X, Minh N D, Anh T V, Hải Q T. **Giải thuật ổn định điện áp ra và giảm độ gợn dòng điện vào nghịch lưu nguồn kháng tựa khóa**. *Sci. Tech. Dev. J. - Eng. Tech.*; 4(2):999-1008.



Hình 1: Cấu hình ZSI



Hình 2: Bộ nghịch lưu QSBI ba pha.

TIẾP CẬN VẤN ĐỀ

Phân tích 3P2L QSBI

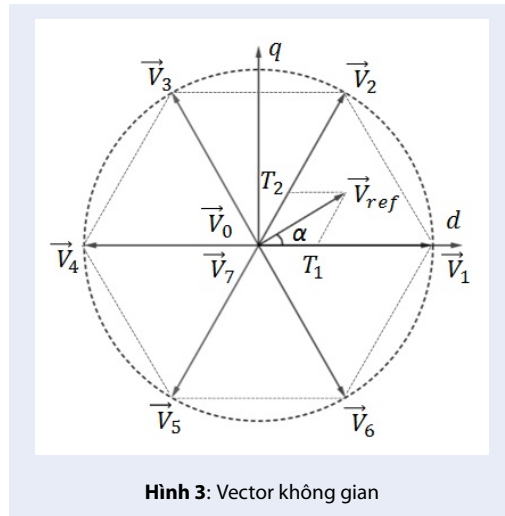
Cấu trúc nghịch lưu 3P2LqSBI gồm một mạch tăng áp phối hợp với một mạch nghịch lưu VSI Hình 2.

Các thành phần gồm nguồn V_S , cuộn kháng L , một tụ điện C , diode D_1 , D_2 , 6 khóa IGBT phía nghịch lưu (ký hiệu S_xP , S_xN với x là a, b, c) và khóa S trong mạch DC/DC tăng áp. Điện áp pha tải ngõ ra là u_a , u_b và u_c . Gọi $\vec{V}_{ref} = (u_a, u_b, u_c)$ là một vector điện áp mong muốn trong hệ trục tọa độ dq, với góc α thì vector điện áp \vec{V}_{ref} được biểu diễn qua các vector trạng thái

như Hình 3 và được tính theo công thức^{6,7}.

$$\vec{V}_{ref} = T_0 \vec{V}_0 + T_1 \vec{V}_1 + T_2 \vec{V}_2 + T_7 \vec{V}_7 \quad (1)$$

Các vector trạng thái được mô tả trong Bảng 1. Trong đó \vec{V}_0 và \vec{V}_7 nằm tại tâm của hình lục giác vector không gian và gọi là các vector không. Ở trạng thái vector \vec{V}_0 hoặc \vec{V}_7 các ngõ ra a, b, c cùng nối N hoặc P^{8,9}. Do đó, điện áp V_{PN} lúc này không ảnh hưởng đến tải vì thế thời điểm này có thể thực hiện ngắt mạch P-N để tích trữ năng lượng trong cuộn dây L vì thế trong mạch 3P2LqSBI có ba trạng thái chuyển mạch chính là “Ngắt mạch phía tăng áp (S)”, “Không ngắt mạch (NST)”, ngắt mạch phía nghịch lưu (ST)”.



Hình 3: Vector không gian

Bảng 1: Bảng trạng thái vector không gian

Vector	Trạng thái	Khóa công suất	Ghi chú
\vec{V}_1	1.0.0	S_{aP}, S_{bN}, S_{cN}	
\vec{V}_2	1.1.0	S_{aP}, S_{bP}, S_{cN}	
\vec{V}_3	0.1.0	S_{aN}, S_{bP}, S_{cN}	
\vec{V}_4	0.1.1	S_{aN}, S_{bP}, S_{cP}	
\vec{V}_5	0.0.1	S_{aN}, S_{bN}, S_{cP}	
\vec{V}_6	1.0.1	S_{aP}, S_{bN}, S_{cP}	
\vec{V}_7	1.1.1	S_{aP}, S_{aP}, S_{cP}	Vector
\vec{V}_0	0.0.0	S_{aN}, S_{bN}, S_{cN}	không

Giải tích mạch 3P2L QSBI

Ba trạng thái làm việc chính của 3P2LqSBI được mô tả trong Hình 4.

a. Trạng thái ngắn mạch phía tăng áp (S) Hình 4(a) khóa S đóng nạp năng lượng cho cuộn cảm L. D₂ dẫn nên bộ VSI hoạt động ở chế độ nghịch lưu với

$$\begin{cases} V_L = L \frac{di_L}{dt} = V_S \\ S = 1 \end{cases} \quad (2)$$

Điện áp cấp cho khối nghịch lưu là điện áp trên tụ V_C. Trạng thái sáu khóa chuyển mạch phía nghịch lưu như nghịch lưu nguồn áp thông thường

$$\begin{cases} V_C = V_{PN} \\ S_{xN} = 1 - S_{xP} \\ m.V_{PN} = 2\hat{u}_x \end{cases} \quad (3)$$

Trong đó m là chỉ số điều chế; \hat{u}_x là giá trị đỉnh của thành phần cơ bản điện áp pha x.

b. Trạng thái không ngắn mạch (NST) Hình 4(b) lúc này khóa S mở, 2 diode đóng nạp năng lượng từ nguồn V_S và trong cuộn dây nạp cho tụ điện C đồng thời cấp nguồn cho mạch VSI thực hiện chế độ nghịch lưu. Điện áp pha tải vẫn được tính như (3). Và

$$\begin{cases} V_C = V_S + V_L = V_{PN} \\ S = 0 \\ S_{xN} = 1 - S_{xP} \end{cases} \quad (4)$$

c. Trạng thái ngắn mạch phía nghịch lưu (ST) Hình 4(c) tương ứng với thời điểm các vector trạng thái là \vec{V}_0 hoặc \vec{V}_7 lúc này bộ sáu khóa của mạch VSI nối tắt P và N nên đóng vai trò như khóa S nạp năng lượng từ nguồn cho cuộn cảm.

$$\begin{cases} V_L = L \frac{di_L}{dt} = V_S \\ S_{xN} = S_{xP} = 1 \\ S = 0 \end{cases} \quad (5)$$

Kết hợp (3), (4), (5) có thể viết

$$\begin{cases} V_C = \frac{T.V_S}{T - t_S - t_{ST}} \\ m.V_C = 2\hat{u}_x \end{cases} \quad (6)$$

Trong đó T là chu kỳ sóng mang, t_S là thời gian đóng khóa S và t_{ST} là thời gian ngắn mạch phía nghịch lưu. Các trạng thái nạp, xả năng lượng của điện cảm L được trình bày trong Hình 5.

Đồ thị dòng điện trong Hình 5 cho thấy kỹ thuật điều khiển thông thường với điện áp v_{ds} và v_{dst} không bằng nhau dẫn đến dòng điện i_L qua điện cảm có độ gợn lớn. Do đó có thể đề xuất kỹ thuật cải tiến.

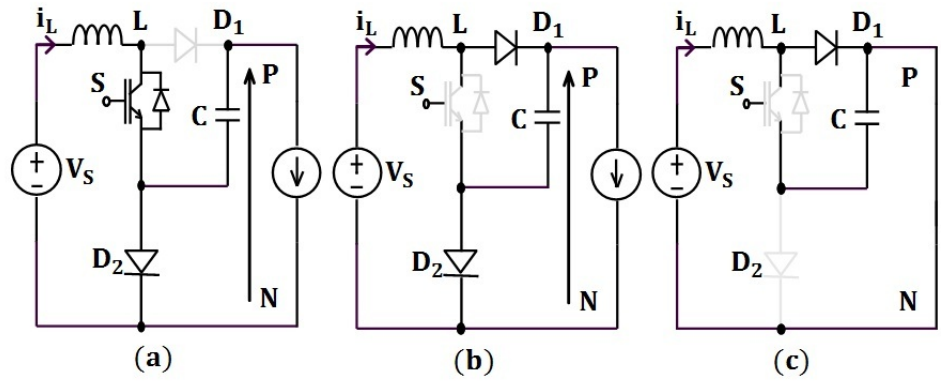
THUẬT TOÁN ĐỀ XUẤT

Thuật toán cải tiến khả năng ngắn mạch phía nghịch lưu với hàm offset mới

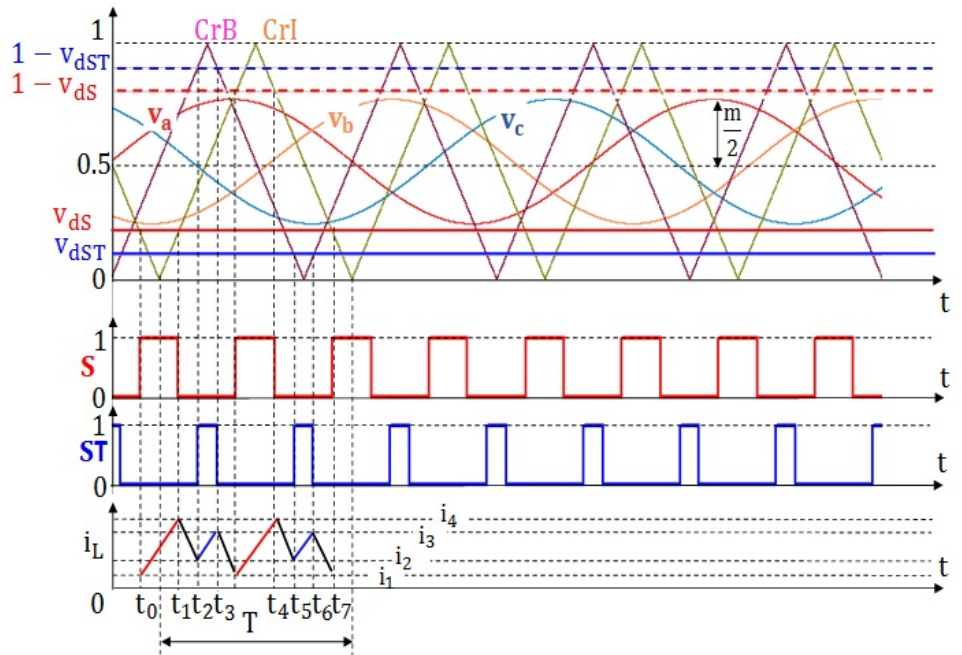
Sử dụng sóng mang tam giác riêng cho bộ nghịch lưu và bộ tăng áp, sóng mang dạng tam giác có biên độ đỉnh-đỉnh là đơn vị, điện áp offset là 0 và chu kỳ T bằng nhau, 2 sóng mang lệch pha 90^o điện, tương ứng với chu kỳ $\frac{T}{4}$. Sóng mang phía nghịch lưu được gọi là CrI và sóng mang phía tăng áp là CrB. Đặt điện áp điều chế PWM điều khiển khóa S phía mạch tăng áp là v_{ds} và điều khiển ngắn mạch phía nghịch lưu là v_{dst} hàm điều khiển

$$S = \begin{cases} \text{if } (v_{ds} > CrB) \\ \text{if } ((1 - v_{ds}) < CrB) \\ 0, \text{ otherwise} \end{cases} \quad (7)$$

$$ST = \begin{cases} \text{if } (v_{dst} > CrI) \\ \text{if } ((1 - v_{dst}) < CrI) \\ 0, \text{ otherwise} \end{cases} \quad (8)$$



Hình 4: Các trạng thái của 3P2LqSBI



Hình 5: Dạng sóng điều khiển, điện áp và dòng điện của 3P2LqSB.

Điện áp điều khiển phía nghịch lưu (v_x) được xác định như (9).

Sử dụng hàm offset cho các điện áp điều khiển phía nghịch lưu

$$v_{offset} = -\frac{\max(v_x) + \min(v_x)}{2} + \frac{1}{2} \quad (10)$$

$$\begin{cases} v_a = \frac{m}{2} \sin(\omega t) + \frac{1}{2} \\ v_b = \frac{m}{2} \sin\left(\omega t - \frac{2\pi}{3}\right) + \frac{1}{2} \\ v_c = \frac{m}{2} \sin\left(\omega t - \frac{4\pi}{3}\right) + \frac{1}{2} \end{cases} \quad (9)$$

Điện áp điều khiển các pha sau khi cộng offset là v_{xv} được tính

$$\begin{cases} v_{av} = v_a + v_{offset} \\ v_{bv} = v_b + v_{offset} \\ v_{cv} = v_c + v_{offset} \end{cases} \quad (11)$$

Như vậy để ngăn mạch phía nghịch lưu tại vị trí xuất hiện các vector \vec{V}_0 hoặc \vec{V}_7 thì v_{dST} phải thỏa mãn

$$v_{dST} \leq \min(v_{xv}) \quad (12)$$

Với hàm offset tại (10) thì $\min(v_x) \leq \min(v_{xv})$, do đó v_{dS} có khả năng tăng hơn so với kỹ thuật thông thường. Bên cạnh đó với các giả thiết như trên thì xung ngăn mạch phía nghịch lưu, phía nguồn kháng, và dòng điện qua điện cảm L được trình bày như Hình 5. Từ Hình 5 có thể thấy rằng, trong một chu kỳ sóng mang có hai khoảng thời gian nạp năng lượng cho điện cảm qua khóa S, và hai khoảng thời gian nạp qua các khóa nghịch lưu. Do đó

$$\begin{aligned} t_S &= 2(t_1 - t_0) = 2v_{dS}T \\ t_{ST} &= 2(t_3 - t_2) = 2v_{dST}T \end{aligned} \quad (13)$$

Do đó (6) được viết lại

$$\begin{cases} V_C = \frac{V_S}{1 - 2v_{dS} - 2v_{dST}} \\ m.V_C = 2\hat{u}_x \end{cases} \quad (14)$$

Với khả năng mở rộng trên thì có thể điều chỉnh điện áp v_{dS} để t_S và t_{ST} bằng nhau.

Thuật toán ổn định điện áp ngõ ra và giảm độ gợn dòng điện cuộn kháng

Gọi điện áp đỉnh mong muốn là $\hat{u}_{ref} = \sqrt{2}.u_{rms}$, để độ gợn dòng điện là cực tiểu thì thời gian nạp với khóa S đóng và thời gian nạp với các khóa phía nghịch lưu đóng phải như nhau. Vì thế

$$v_{dS} = v_{dST} = \min(v_{av}, v_{bv}, v_{cv}) \quad (15)$$

Do đó biểu đồ ngăn mạch và dòng điện qua cuộn cảm L thay đổi như Hình 6. Vì thế

$$V_{PN} = V_C = \frac{V_S}{1 - 4.V_{dST}} \quad (16)$$

Khi sử dụng hàm offset ở (10) thì

$$\min(v_{av}, v_{bv}, v_{cv}) = \frac{1}{2} - \frac{\sqrt{3}}{4}m \quad (17)$$

Do đó

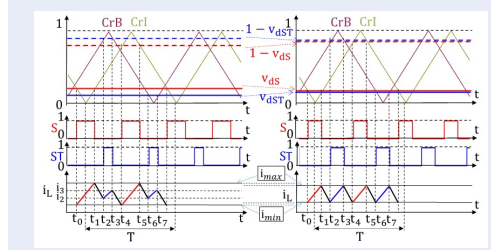
$$V_{PN} = V_C = \frac{V_S}{1 - 4.v_{dST}} = \frac{2\hat{u}_{ref}}{m} \quad (18)$$

Thay (15), (17) vào (18) có

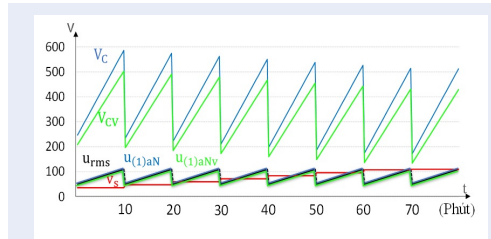
$$\frac{V_S}{1 - (2 - m\sqrt{3})} = \frac{2\hat{u}_{ref}}{m} \quad (19)$$

Vì thế chỉ số điều chế sẽ thay đổi theo điện áp nguồn V_S theo hàm điều khiển

$$m = \frac{2\sqrt{2}}{\left(2\sqrt{6} - \frac{V_S}{u_{rms}}\right)} \quad (20)$$



Hình 6: Nguyên lý giảm độ gợn của dòng điện qua cuộn kháng tăng áp.



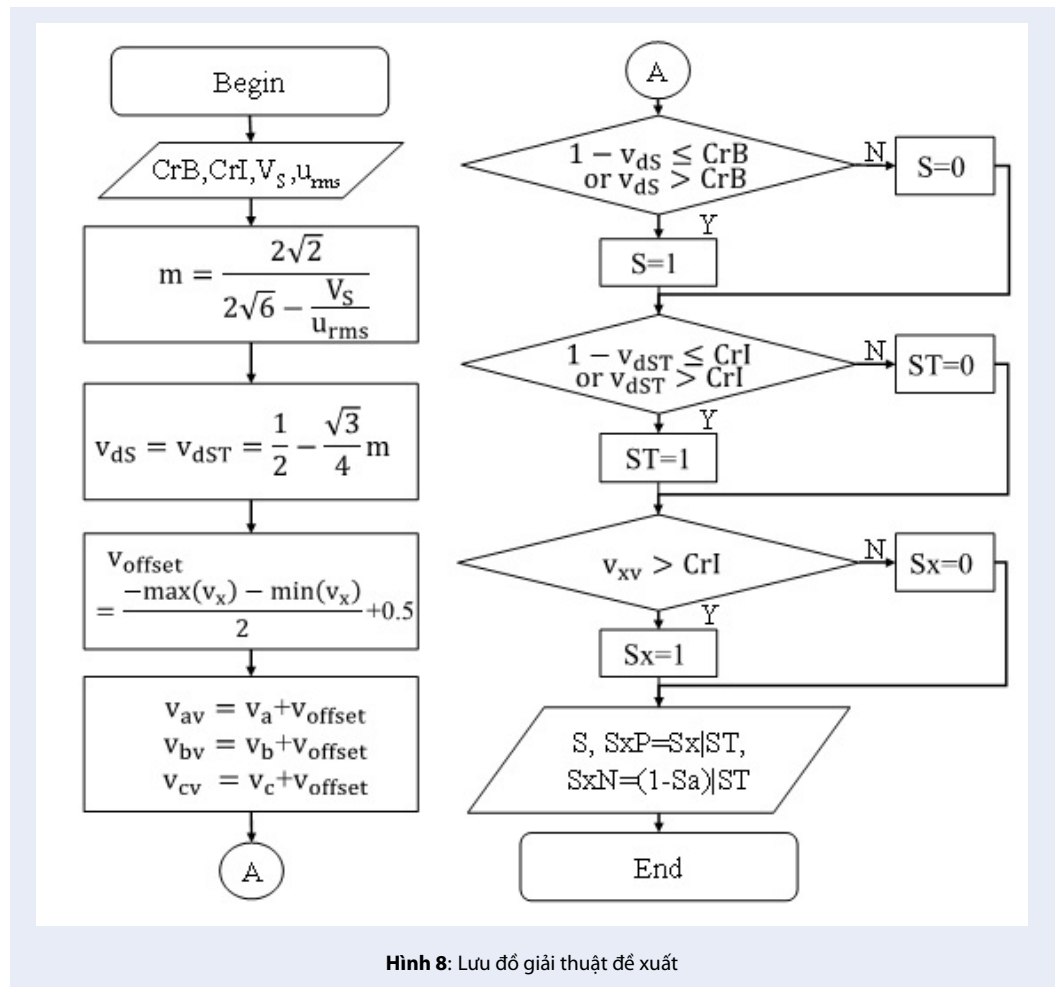
Hình 7: Điện áp trên tụ khi sử dụng hàm offset và không offset

Trong đó u_{rms} là giá trị hiệu dụng điện áp xoay chiều mong muốn.

Hình 7 biểu diễn các giá trị điện áp trên tụ khi sử dụng và không sử dụng hàm offset (đường xanh lá cây và xanh dương) khi thay đổi điện áp nguồn cung cấp (V_S) và điện áp xoay chiều mong muốn (u_{rms}). Trong mỗi chu kỳ thí nghiệm 10 phút, điện áp mong muốn u_{rms} tăng dần từ 50V đến 110V và nguồn V_S có giá trị lần lượt là 36V, 48V, 60V, 72V, 84V, 96V, 108V và 120V. Quan sát cho thấy giá trị hiệu dụng thành phần cơ bản của điện áp tại ngõ ra $u_{(1)aN}$ và $u_{(1)aNv}$ bám theo giá trị mong muốn u_{rms} . Nhưng khi không sử dụng hàm v_{offset} điện áp V_C sẽ lớn hơn khi có hàm v_{offset} . Điều này đã chứng minh được hiệu quả của việc cải tiến khi thêm điện áp v_{offset} . Sử dụng hàm v_{offset} đã cải thiện được giảm trung bình 16,5% điện áp đặt lên các khóa và tụ điện C so với không sử dụng hàm v_{offset} . Điều này đồng nghĩa với việc tăng tỉ số điều chế m và giảm được tỉ số ngăn mạch. Hình 8 trình bày lưu đồ kỹ thuật để xuất.

KẾT QUẢ MÔ PHỎNG - THỰC NGHIỆM VÀ THẢO LUẬN

Thuật toán được mô phỏng trong phần mềm PSIM với thông số linh kiện như trong Bảng 3 và điện áp nguồn một chiều cung cấp là V_S từ 36V đến 110V, điện áp mong muốn là 110Vrms, 50 Hz, tần số sóng mang là 5kHz.



Hình 8: Lưu đồ giải thuật để xuất

Bảng 2: Thông số linh kiện

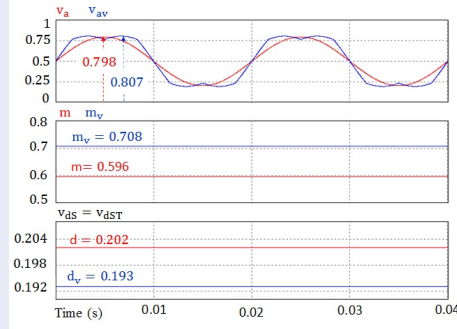
TT	Linh kiện	Thông số	Ghi chú
1	LS-CS	2,3 mH – 11 μF	Bộ lọc ¹⁰
2	RD-LD	363Ω - 1mH	Tải 3 pha
3	L	4,21mH	Điện kháng boost
4	C	110 μF	Tụ boost
5	D ₁ , D ₂	RHR15120	15A, 1200V
6	IGBT	FGA25N120	25A, 1200V

Hình 9 là kết quả mô phỏng tín hiệu điều chế khi có và không hàm offset khi V_s là 100V, điện áp mong muốn là 110Vrms. Kết quả cho thấy với cùng điện áp mong muốn tại ngõ ra, phương pháp không dùng hàm offset có chỉ số điều chế là $m=0,596$ và $m=0,708$ khi có hàm offset, và tỉ số ngắn mạch $d=0,193$ ($v_{ds}=0,193V$) khi không hàm offset và khi có offset là $d=0,202$ ($v_{ds}=0,202V$).

Điều này giúp làm rõ các phân tích ở phần trước.

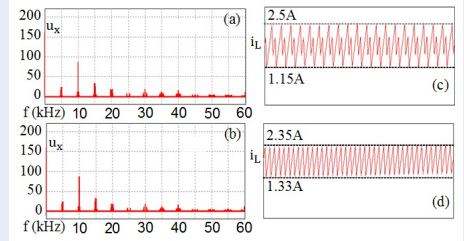
Trong Hình 10, mô phỏng giải thuật với giá trị hiệu dụng điện áp mong muốn $u_{rms}=110V$, V_s thay đổi từ 36V đến 100V (bằng cách sử dụng mạch chỉnh lưu có điện dung bé), cho kết quả điện áp trên tụ V_{Cv} khi sử dụng hàm v_{offset} sẽ bé hơn điện áp trên tụ V_C không sử dụng hàm v_{offset} . Giá trị giảm điện áp trên tụ đạt được trung bình 16,5%.

Hình 11 cho thấy THD áp pha tải của kỹ thuật sử dụng hàm offset để xuất nhỏ hơn so với khi không sử dụng

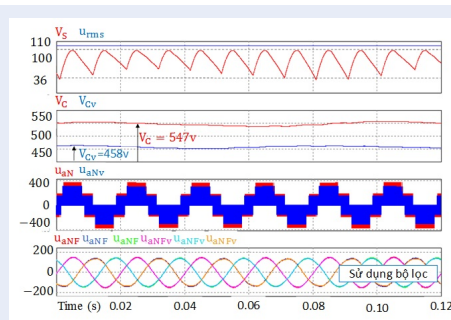


Hình 9: Đồ thị tín hiệu điều chế, m và v_{dsT} khi dùng và không dùng offset.

các sóng hài là gần như không đổi.

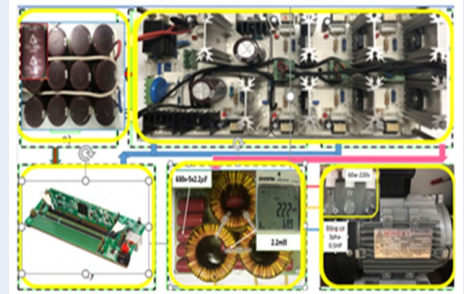


Hình 12: Hiệu quả giảm độ gợn dòng điện

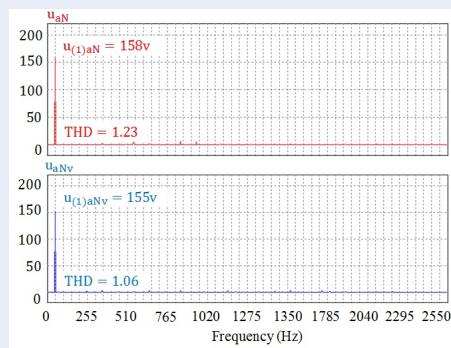


Hình 10: Sự khác biệt khi có hàm v_{offset}

Việc thực nghiệm được áp dụng trên mô hình tương tự như các điều kiện mô phỏng để dễ so sánh.

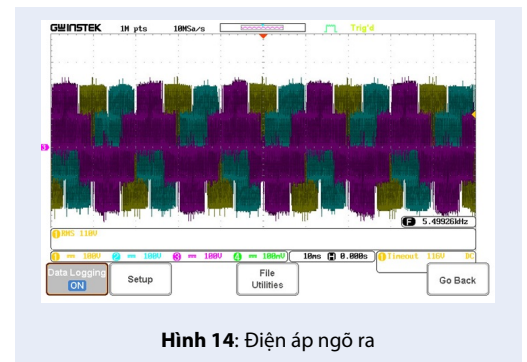


Hình 13: Mạch thực nghiệm



Hình 11: Biểu diễn sự giảm THD

Vi xử lý sử dụng là loại TMS320F28335, máy hiện sóng Gwinstek GDS 1072A-U và GDS 1104B. Các thiết bị trong Hình 13 với giá trị nguồn, trị số linh kiện như mô phỏng để có thể kiểm chứng. Hình 14 trình bày điện áp pha tải trước bộ lọc. Dạng sóng nhận được tương tự như kết quả mô phỏng trong Hình 10.



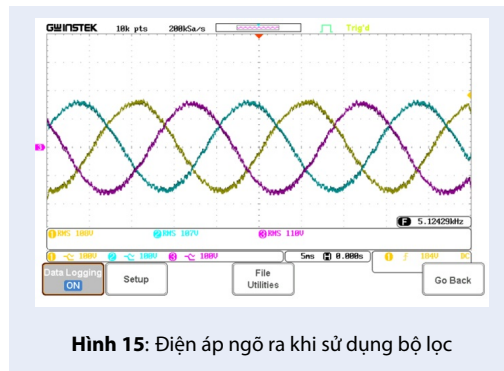
Hình 14: Điện áp ngõ ra

offset.

Hình 12 là kết quả phân tích sóng hài điện áp pha tải khi sử dụng hàm offset đã đề xuất và thực hiện không giảm độ gợn dòng điện qua điện cảm ($v_{dsT} = \frac{3}{7}v_{ds}$) Hình 12(a) và khi giảm độ gợn dòng qua cuộn cảm ($v_{dsT} = v_{ds}$) Hình 12(b).

Các kết quả cho thấy độ gợn dòng điện tương ứng là 1,35A (Hình 12(c)) và 1,02A (Hình 12(d)). Nghĩa là độ gợn dòng điện giảm như phân tích ở trên trong khi

Điện áp sau bộ lọc được trình bày trong Hình 15 và có giá trị đỉnh là 155V tương ứng thành phần cơ bản có giá trị 110Vrms như lý thuyết và mô phỏng.



Hình 15: Điện áp ngõ ra khi sử dụng bộ lọc

Thực nghiệm đo dòng điện qua cuộn kháng tăng áp được trình bày ở Hình 16. Dạng sóng và giá trị thực nghiệm cho thấy phù hợp với lý thuyết (Hình 6) và mô phỏng (Hình 12(d)).

Việc đánh giá hiệu suất được thực hiện qua mô phỏng với tải không đổi, điện áp mong muốn 110Vrms và nguồn một chiều cung cấp thay đổi có kết quả như bảng 4. Từ bảng 4 cho thấy kỹ thuật đề xuất có hiệu suất chuyển đổi là chưa cao và có thể nghiên cứu các giải pháp cải tiến khác.



Hình 16: Dòng điện qua cuộn kháng tăng áp

Bảng 3: Đánh giá hiệu suất kỹ thuật đề xuất

V_s (V)	60	70	80	90
i_L (A)	2,4	2,2	1,9	1,7
P_{tai} (W)	138	151	145	144
Hiệu suất (%)	95,6	98,3	95,7	94,1

KẾT LUẬN

Các kết quả mô phỏng và thực nghiệm cho thấy:

- Kỹ thuật đề xuất cho phép điều chỉnh chỉ số điều chế vì thế có thể ổn định điện áp pha tải khi nguồn một chiều thay đổi.

- Việc sử dụng hàm offset của kỹ thuật đề xuất cho phép giảm điện áp đặt vào khối nghịch lưu các kết quả mô phỏng và thực nghiệm cho thấy có thể giảm trung bình đến 16,5% so với không dùng hàm offset.
- Bằng cách sử dụng thời gian ngắn mạch phía nghịch lưu và phía tăng áp như nhau kỹ thuật đề xuất cho phép giảm độ gợn dòng trên cuộn cảm từ đó giảm độ gợn áp trên tụ.

Kỹ thuật này phù hợp cho việc kỹ thuật nghịch lưu công suất nhỏ cho hệ thống Solar PV và các nguồn năng lượng tái tạo khác.

XUNG ĐỘT LỢI ÍCH

Nội dung bài báo này là do sự đóng góp của tập thể chúng tôi bao gồm Lê Xuân Vinh, Nguyễn Đức Minh, Trương Việt Anh và Quách Thanh Hải nghiên cứu và thực hiện không có những xung đột về lợi ích với các công trình nghiên cứu và cá nhân khác.

ĐÓNG GÓP CỦA CÁC TÁC GIẢ

Lê Xuân Vinh: Trực tiếp viết và thực hiện các nội dung gồm mô phỏng và thực nghiệm

Nguyễn Đức Minh: Thu thập và xử lý số liệu, hỗ trợ mô phỏng và thực nghiệm

Trương Việt Anh và Quách Thanh Hải: Ý tưởng, sửa bản thảo và kiểm tra các kết quả mô thí nghiệm.

TÀI LIỆU THAM KHẢO

1. Radwan H, Sayed MA, Takeshita T, Elbaset AA, Shabib G. Boost Inverter Topology with High-Frequency Link Transformer for PVGrid-Tied Applications. IEEE Journal of Industry Applications;8(5):849–856. Available from: <https://doi.org/10.1541/ieejia.8.849>.
2. Peng FZ. Z-source converter. IEEE Transactions On Industry Applications. 2003;39(2). Available from: <https://doi.org/10.1109/TIA.2003.808920>.
3. Nguyen MK, Le TV, Park SJ, Lim YC. A class of quaswitched boost inverters. IEEE Trans. Ind. Electron. 2015;62(3):1526–1536. Available from: <https://doi.org/10.1109/TIE.2014.2341564>.
4. Khai NM, Choi YO. Maximum Boost Control Method for Single-Phase Quasi-Switched-Boost and Quasi-Z-Source Inverters. Energies. 2017;10:553. Available from: <https://doi.org/10.3390/en10040553>.
5. Khai NM, Choi YO. Voltage Multiplier Cell-Base Quasi-Switched Boost Inverter with Low Input Current Ripple. Electronics. 2019;8:227. Available from: <https://doi.org/10.3390/electronics8020227>.
6. Mohr M, Fuchs FW. Comparison of Three Phase Current Source Inverters and Voltage Source Inverters Linked with DC to DC Boost Converters for Fuel Cell Generation Systems. 2005; Available from: <https://doi.org/10.1109/EPE.2005.219458>.
7. Holmes DG, Lipo TA. Modern Pulse Width Modulation Techniques for Power Converter. IEEE Press. 2003; Available from: <https://doi.org/10.1109/9780470546284>.
8. Quach TH, Do DT, Nguyen MK. A PWM Scheme for Five-Level H-Bridge T-Type Inverter with Switching Loss Reduction. Electronics. 2019;8(6):702. Available from: <https://doi.org/10.3390/electronics8060702>.

9. Tài LV, et al. Kỹ thuật vector không gian cải tiến cho nghịch lưu hình T ba bậc để giảm điện áp common mode. Tạp Chí Khoa Học Giáo Dục Kỹ Thuật. 2019;54.
10. Kim H, Sul SK. A Novel Filter Design for Output LC Filters of PWM Inverters. Journal of Power Electronics. 2011;11(1). Available from: <https://doi.org/10.6113/JPE.2011.11.1.074>.

Algorithm to control output voltage and reduce the ripple of input current in quasi switched boost inverter

Xuan-Vinh Le^{1,*}, Duc-Minh Nguyen², Viet-Anh Truong³, Thanh-Hai Quach³



Use your smartphone to scan this QR code and download this article

ABSTRACT

In recent years, the quasi-switched boost inverter uses widely in electrical systems. This paper proposes a method to control the AC output voltage and reduce the current ripple of the booster inductor in the quasi-switched boost inverter (QSBI). The proposed technique base on carrier pulse width modulation with two triangles with phase shifts 90° . This technique uses the offset function to expand the modulation index and the algorithm for output voltage stabilization based on the adjustment of the boost ratio. The modulation index expansion will reduce the stress voltage on the switches by an average of 16.5% under the simulated conditions. The boost factor base on the short circuit time on the DC / DC booster and the inverter on the zero vectors. So, the duty ratio (of the boost DC / DC) can reduce by the short-circuit pulses that insert in the position of zero vectors, so the inverter is responsible for both boosting and inverting. The combination helps to reduce the current ripple on the boost inductor. Besides that, reducing the short-circuit ratio of DC / DC booster will also reduce the capacity of the booster switch and thereby reduce the production cost. The analysis clarifies the proposed technique. Simulations and experiments evaluate the proposed method.

Key words: DC / DC booster, pulse width modulation, inverter, duty ratio, QSBI

¹Dong Nai Technology University, Vietnam

²Institute of Energy Science - Vietnam Academy of Science & Technology, Vietnam

³HCMC University of Technology and Education, Vietnam

Correspondence

Xuan-Vinh Le, Dong Nai Technology University, Vietnam

Email: lexuanvinh@dmntu.edu.vn

History

- Received: 04-02-2021
- Accepted: 13-5-2021
- Published: 03-6-2021

DOI : 10.32508/stdjet.v4i2.808



Copyright

© VNU-HCM Press. This is an open-access article distributed under the terms of the Creative Commons Attribution 4.0 International license.



Cite this article : Le X, Nguyen D, Truong V, Quach T. **Algorithm to control output voltage and reduce the ripple of input current in quasi switched boost inverter.** *Sci. Tech. Dev. J. – Engineering and Technology*; 4(2):999-1008.