

Kỹ thuật điều chế vector không gian cho biến tần ma trận gián tiếp nhằm giảm điện áp điểm nối chung

Trần Quốc Hoàn¹, Vũ Mạnh Tiến², Nguyễn Đình Tuyên^{3,*}



Use your smartphone to scan this QR code and download this article

TÓM TẮT

Bài báo trình bày kỹ thuật điều chế vector không gian cho biến tần ma trận gián tiếp 3 pha để giảm điện áp điểm nối chung và duy trì chất lượng điện tại ngõ ra không bị ảnh hưởng bởi hiệu ứng giảm điện áp điểm nối chung. Để giảm giá trị đỉnh của điện áp điểm nối chung xuống còn 57,7% so với giá trị của điện áp pha ngõ vào, chỉ các vector điện áp tích cực được sử dụng để tổng hợp điện áp ngõ ra mong muốn, thay vì sử dụng cả các vector điện áp không như các kỹ thuật điều chế truyền thống. Mặc dù giảm được giá trị đỉnh của điện áp điểm nối chung nhưng chất lượng điện tại ngõ ra của biến tần ma trận cũng bị ảnh hưởng do thiếu sự tham gia của các vector điện áp không. Để giải quyết vấn đề này, kỹ thuật điều chế vector không gian đề xuất cho tầng chỉnh lưu đã được thiết kế lại để tạo ra giá trị trung bình của điện áp dc-link là hằng số bằng cách sử dụng 3 vector dòng điện tích cực thay vì 2 vector như các kỹ thuật chiếu chế khác. Do đó, kỹ thuật điều chế vector không gian đề xuất cho biến tần ma trận đã cải thiện đáng kể chất lượng điện áp và dòng điện ngõ ra, đồng thời giảm giá trị đỉnh của điện áp điểm nối chung. Các mô phỏng được thực hiện trong phần mềm PSIM và các kết quả thực nghiệm đo đạc tại phòng thí nghiệm được cung cấp để chứng minh hiệu quả của kỹ thuật điều chế đề xuất.

Từ khóa: Biến tần ma trận, kỹ thuật điều chế vector không gian, điện áp điểm nối chung, độ méo dạng sóng hài tổng

MỞ ĐẦU

Biến đổi điện áp xoay chiều là một bộ phận cần thiết trong các hệ thống công nghiệp, đặc biệt trong các hệ truyền động sử dụng động cơ điện xoay chiều¹. Các bộ biến đổi điện áp xoay chiều truyền thống kiểu ac-dc-ac với cấu trúc gồm khối chỉnh lưu ghép tầng với khối nghịch lưu đã và đang được sử dụng rộng rãi². Một bộ tụ điện dc-link với dung lượng lớn thường được sử dụng làm phần lưu trữ năng lượng. Theo đó, nguồn điện áp xoay chiều sau khi được chỉnh lưu thành điện áp một chiều, được lưu trữ trong tụ điện dc-link, khối nghịch lưu lấy điện áp một chiều từ tụ điện dc và biến đổi thành điện áp xoay chiều với biên độ và tần số mong muốn ở ngõ ra. Mặc dù có ưu điểm như tính ổn định, kỹ thuật điều chế/điều khiển đơn giản, nhưng sự tồn tại của tụ điện dc-link làm cho bộ biến đổi truyền thống kiểu ac-dc-ac có kích thước và khối lượng lớn, tuổi thọ làm việc hạn chế, đặc biệt trong điều kiện hoạt động ở nhiệt độ cao. Để giải quyết vấn đề này, bộ biến tần ma trận (matrix converter) là một giải pháp tốt được biết đến hiện nay bằng cách truyền công suất trực tiếp từ nguồn xoay chiều đến tải xoay chiều mà không cần thông qua bộ tụ điện dc-link³⁻⁵. Đặc tính này giúp biến tần ma trận có thể thu gọn đáng kể kích thước

và khối lượng, nâng cao tuổi thọ, hiệu suất và mật độ công suất, cũng như có khả năng hoạt động ở nhiệt độ cao. Đây chính là xu hướng phát triển trong tương lai của các bộ biến đổi công suất, đặc biệt trong các lĩnh vực đặc thù yêu cầu giới hạn về kích thước và khối lượng như trong các ứng dụng giao thông vận tải (xe điện, tàu điện), trong công nghiệp hàng không, quân sự.

Các bộ biến tần ma trận có nhiều ưu điểm như dòng điện ngõ vào, ngõ ra đều là dạng sin, có thể truyền công suất theo hai chiều, điều khiển được hệ số công suất ngõ vào, và mạch công suất nhỏ gọn. Các bộ biến tần ma trận được phân loại theo cấu trúc gồm hai loại: biến tần ma trận trực tiếp (direct matrix converter) và biến tần ma trận gián tiếp (indirect matrix converter). Cả hai cấu trúc đều có những đặc tính chất lượng giống nhau. Tuy nhiên, các bộ biến tần ma trận gián tiếp có thêm ưu điểm hơn cấu trúc trực tiếp như mạch kẹp để bảo vệ quá áp đơn giản, đồng cắt với dòng chuyển mạch bằng không, và cấu trúc có thể tùy biến dễ dàng. Do đó, các bộ biến tần ma trận gián tiếp, như Hình 1, nhận được nhiều sự quan tâm nghiên cứu hơn⁶.

Mặc dù sở hữu nhiều ưu điểm, nhưng biến tần ma trận chưa được ứng dụng rộng rãi trong công nghiệp vì còn tồn tại một số hạn chế nội tại. Một trong số đó

¹Trường Đại học Trần Đại Nghĩa, Việt Nam

²Trường Đại học Tôn Đức Thắng, Việt Nam

³Trường Đại học Bách Khoa, ĐHQG-HCM, Việt Nam

Liên hệ

Nguyễn Đình Tuyên, Trường Đại học Bách Khoa, ĐHQG-HCM, Việt Nam

Email: ndtuyen@hcmut.edu.vn

Lịch sử

- Ngày nhận: 30-11-2020
- Ngày chấp nhận: 05-4-2021
- Ngày đăng: 18-4-2021

DOI: 10.32508/stdjet.v4i2.797

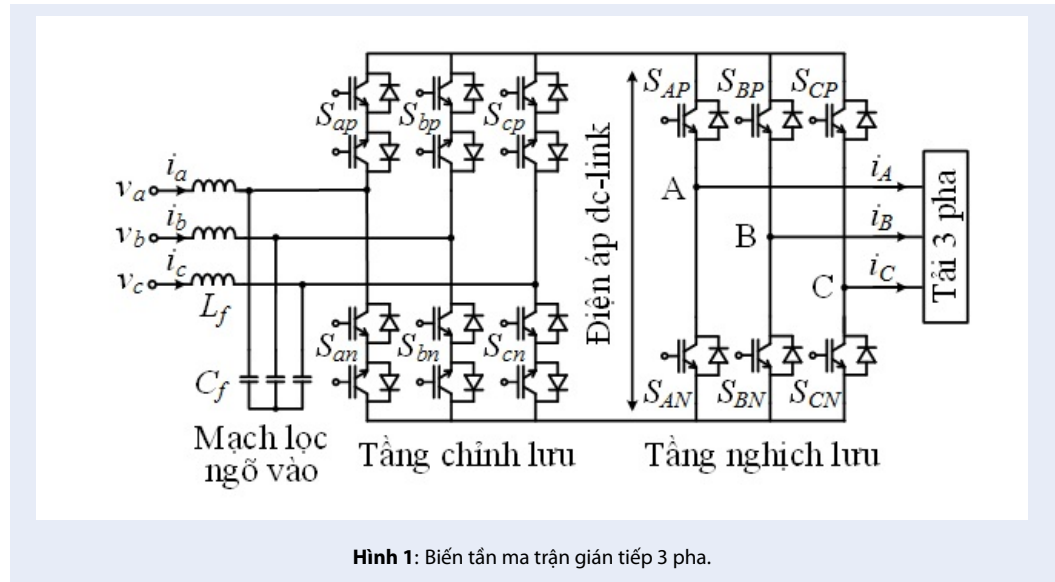


Bản quyền

© ĐHQG Tp.HCM. Đây là bài báo công bố mở được phát hành theo các điều khoản của the Creative Commons Attribution 4.0 International license.



Trích dẫn bài báo này: Hoàn T Q, Tiến V M, Tuyên N D. Kỹ thuật điều chế vector không gian cho biến tần ma trận gián tiếp nhằm giảm điện áp điểm nối chung. *Sci. Tech. Dev. J. - Eng. Tech.*; 4(2): 846-860 .



Hình 1: Biến tần ma trận gián tiếp 3 pha.

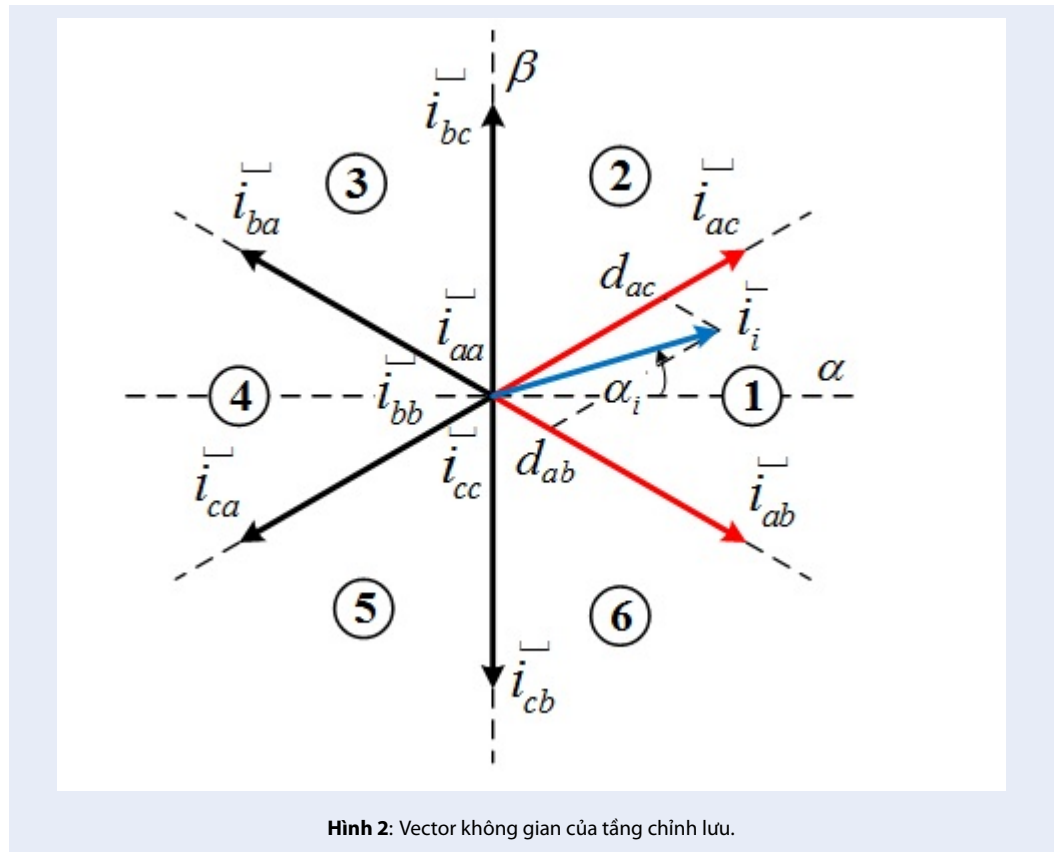
là sự xuất hiện của điện áp điểm nối chung (common-mode voltage - CMV), tương tự như các bộ biến đổi điện áp xoay chiều truyền thống kể trên⁷⁻¹². Điện áp CMV xuất hiện khi các van bán dẫn được điều khiển đóng cắt ở tần số cao. Điện áp CMV gây ra các hỏng hóc sớm ở cuộn dây động cơ, ổ trục động cơ, cũng như gây ra các hiện tượng nhiễu điện từ (electromagnetic interference)¹³. Vì thế cần thiết phải giảm điện áp CMV trong các bộ biến tần ma trận nói riêng, cũng như trong các bộ biến đổi công suất nói chung.

Một số phương pháp đã được giới thiệu để giảm điện áp CMV cho biến tần ma trận⁷⁻¹². Hầu hết các phương pháp đều dựa trên kỹ thuật điều chế độ rộng xung trạng thái gần (near-state pulse-width modulation - PWM)¹⁴ để giảm 42% giá trị đỉnh của điện áp CMV ban đầu. Theo đó để giảm điện áp CMV, nghiên cứu⁷ đề xuất thay thế vector điện áp không bằng hai vector điện áp tích cực đối nghịch, còn nghiên cứu⁸ đề xuất thay vector điện áp không bằng hai vector điện áp tích cực gần nhất. Trong nghiên cứu⁹, tác giả Rahman đã trình bày một kỹ thuật điều chế vector không gian (space-vector modulation) bằng cách sử dụng các vector dòng điện không trong tầng chỉnh lưu thay cho vector điện áp không trong tầng nghịch lưu. Tuy nhiên, mặc dù giảm được điện áp CMV, nhưng chất lượng điện áp, dòng điện tại ngõ vào, ngõ ra của bộ biến tần cũng giảm đi đáng kể bởi việc điều chế thiếu vector điện áp không. Trong nghiên cứu của Padhee và cộng sự¹⁰, nhóm tác giả cố gắng khắc phục ảnh hưởng của giải thuật giảm điện áp CMV bằng cách tách thành 2 vùng điều chế với dải điện áp thấp và cao nhằm cải thiện chất lượng điện áp ngõ ra. Trong khi đó, nhằm tránh việc tách thành 2 vùng điều chế

gây khó khăn cho việc tạo giàn đỡ đóng cắt các van bán dẫn, nghiên cứu của tác giả Tsoupos và cộng sự¹¹ đề xuất sử dụng một trọng số nhằm chuyển đổi linh hoạt giữa 2 vùng điều chế điện áp thấp và điện áp cao. Bên cạnh đó, nghiên cứu của Tran và cộng sự¹² giới thiệu một phương pháp điều chế vector không gian nhằm giảm điện áp CMV có tính đến cải thiện chất lượng ngõ ra cho biến tần ma trận 3 pha 5 nhánh cấp cho tải mở (open-end load). Tuy nhiên, hầu hết các giải thuật đề xuất trong các nghiên cứu trên đây đều có thuật toán phức tạp. Đây chính là một trong những hạn chế của hầu hết các phương pháp giảm điện áp CMV hiện nay.

Để giải quyết những vấn đề trên, bài báo này đề xuất một kỹ thuật điều chế vector không gian có thể giảm điện áp CMV đồng thời duy trì chất lượng điện áp, dòng điện tại ngõ vào, ngõ ra cho bộ biến tần ma trận gián tiếp 3 pha. Trong kỹ thuật đề xuất, ý tưởng điều chế 3 vector không gian (three-vector modulation) được sử dụng để điều khiển trạng thái đóng ngắt của các van bán dẫn trong của tầng chỉnh lưu và nghịch lưu. Theo đó, 3 vector điện áp tích cực được sử dụng để điều khiển tầng nghịch lưu nhằm giảm điện áp CMV; và 3 vector dòng điện tích cực được sử dụng để điều khiển tầng chỉnh lưu nhằm duy trì chất lượng điện áp, dòng điện. Hiệu quả của kỹ thuật điều chế đề xuất được đánh giá thông qua các kết quả mô phỏng và thực nghiệm tại phòng thí nghiệm.

PHƯƠNG PHÁP NGHIÊN CỨU



Hình 2: Vector không gian của tầng chỉnh lưu.

Kỹ thuật điều chế vector không gian cho biến tần ma trận gián tiếp 3 pha

Kỹ thuật điều chế vector không gian thường được sử dụng rộng rãi trong điều khiển biến tần ma trận^{5,6}. Giả sử tầng chỉnh lưu được kết nối với nguồn áp ba pha cân bằng dạng sin:

$$\begin{aligned} v_a &= V_i \cos(\omega_i t) \\ v_b &= V_i \cos(\omega_i t - 2\pi/3) \\ v_c &= V_i \cos(\omega_i t + 2\pi/3) \end{aligned} \quad (1)$$

với V_i và ω_i là biên độ và tần số góc của điện áp 3 pha ngõ vào.

Kỹ thuật điều chế vector không gian tại tầng chỉnh lưu dựa trên việc phân tích không gian vector của dòng điện ngõ vào:

$$\underline{i}_i = \frac{2}{3} (i_a + i_b e^{j2\pi/3} + i_c e^{j4\pi/3}) = I_i e^{j\alpha_i} \quad (2)$$

với I_i và α_i là biên độ và góc pha ban đầu của dòng điện 3 pha ngõ vào.

Hình 2 trình bày sơ đồ không gian vector của tầng chỉnh lưu, gồm 6 vector dòng điện tích cực (active vector) và 3 vector dòng điện không (zero-vector). Mỗi vector thể hiện trạng thái đóng cắt khác nhau

của các van bán dẫn phía trên và dưới với nguồn 3 pha. Ví dụ, khi vector \underline{i}_i được lựa chọn để tổng hợp vector dòng điện ngõ vào, van bán dẫn phía trên của pha a là S_{ap} và van bán dẫn phía dưới của pha c là S_{cn} được kích đóng. Trong khoảng thứ nhất $(-\pi/6 \leq \alpha_i \leq \pi/6)$, hai vector \underline{i}_{ab} và \underline{i}_{ac} được lựa chọn để tổng hợp dòng điện ngõ vào mong muốn \underline{i}_i theo công thức sau:

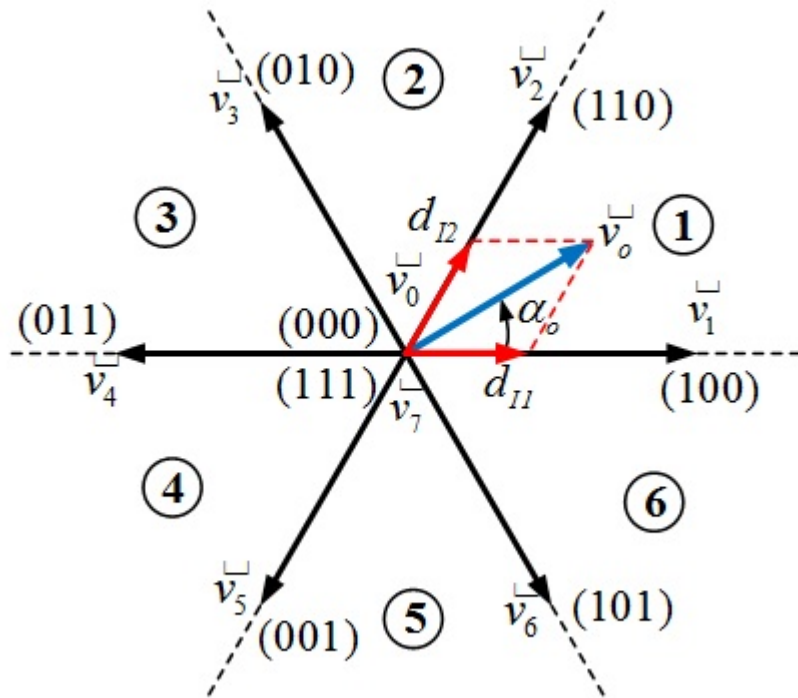
$$\underline{i}_i^* = d_{ab} \underline{i}_{ab} + d_{ac} \underline{i}_{ac} \quad (3)$$

với d_{ab} và d_{ac} là tỉ số nhiệm vụ (duty ratio) của 2 vector tương ứng.

Đối với tầng nghịch lưu, kỹ thuật điều chế vector không gian dựa trên việc phân tích không gian vector của điện áp ngõ ra:

$$\underline{v}_o = \frac{2}{3} (v_A + v_B e^{j2\pi/3} + v_C e^{j4\pi/3}) = V_o e^{j\alpha_o} \quad (4)$$

Hình 3 trình bày không gian vector của tầng nghịch lưu, gồm 6 vector điện áp tích cực $(\underline{v}_0 : \underline{v}_6)$ và 2 vector điện áp không $(\underline{v}_0, \underline{v}_7)$. Mỗi vector điện áp đại diện cho một trạng thái kết nối của ngõ ra



Hình 3: Vector không gian của tầng nghịch lưu.

với điện áp dc-link. Giả sử vector điện áp ngõ ra mong muốn đang ở khoảng thứ nhất ($0 \leq \alpha_o \leq \pi/3$). Trong khoảng này, 2 vector tích cực $\underline{v}_1, \underline{v}_2$ và 2 vector không $\underline{v}_0, \underline{v}_7$ được lựa chọn để tạo ra điện áp ngõ ra mong muốn:

$$\underline{v}_0 = d_{10}\underline{v}_0 + d_{11}\underline{v}_1 + d_{12}\underline{v}_2 + d_{17}\underline{v}_7 \quad (5)$$

Ưu điểm lớn nhất của kỹ thuật điều chế vector không gian cho biến tần ma trận là tạo ra điện áp, dòng điện tại ngõ vào, ngõ ra với chất lượng tốt, ít bị méo dạng bởi các hài bậc cao. Tuy nhiên với kỹ thuật điều chế vector không gian thông thường như vừa trình bày thì không có khả năng giảm điện áp CMV.

Kỹ thuật điều chế vector không gian nhằm giảm điện áp CMV

Điện áp CMV trong biến tần ma trận gián tiếp 3 pha

Trong hệ truyền động điện 3 pha, điện áp CMV được định nghĩa là điện áp chênh lệch giữa điểm trung tính của động cơ và điểm trung tính của nguồn 3 pha, như Hình 4:

$$v_{cm} = v_{NO} \quad (6)$$

Với v_A, v_B và v_C là điện áp pha ngõ ra; R, L là điện trở, điện cảm của tải 3 pha:

$$\begin{aligned} v_A - v_{cm} &= Ri_A + L(di_A/dt) \\ v_B - v_{cm} &= Ri_B + L(di_B/dt) \\ v_C - v_{cm} &= Ri_C + L(di_C/dt) \end{aligned} \quad (7)$$

Dưới điều kiện tải 3 pha cân bằng, tổng của cả 3 dòng điện ngõ ra bằng không $i_A + i_B + i_C = 0$. Vì vậy, điện áp CMV được xác định theo công thức sau:

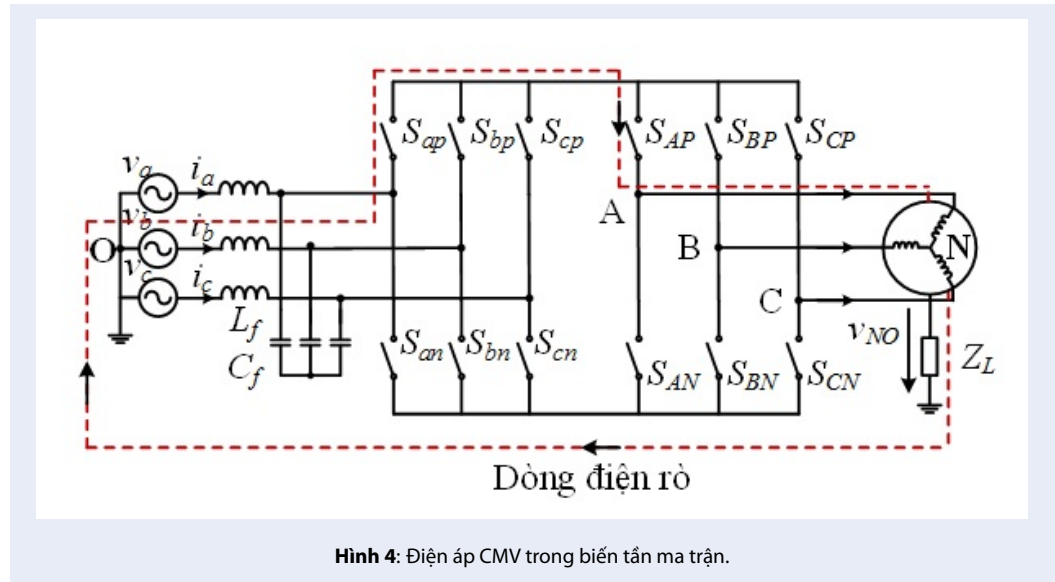
$$v_{cm} = \frac{v_A + v_B + v_C}{3} \quad (8)$$

Từ (8), biên độ điện áp CMV phụ thuộc vào vector điện áp điều chế của tầng nghịch lưu, và giá trị đỉnh của điện áp CMV tính được như sau:

$$V_{cm,peak} = \begin{bmatrix} \frac{V_i}{\sqrt{3}}, \left(\frac{\underline{v}_1}{v_1} : \frac{\underline{v}_6}{v_6} \right) \\ V_i, \left(\frac{\underline{v}_0}{v_0}, \frac{\underline{v}_7}{v_7} \right) \end{bmatrix} \quad (9)$$

Kỹ thuật điều chế vector không gian để xuất cho tầng nghịch lưu để giảm điện áp CMV

Từ (8), giá trị của điện áp CMV trong biến tần ma trận gián tiếp 3 pha đạt giá trị nhỏ nhất khi nhóm



6 vector điện áp tích cực được lựa chọn để điều chế tại tầng nghịch lưu. Vì vậy, nếu điện áp ngõ ra được tổng hợp chỉ từ các vector điện áp tích cực, thì điện áp CMV sẽ giảm đến giá trị tối thiểu bằng 57,7% so với biên độ điện áp pha ngõ vào.

Để giảm điện áp CMV của biến tần ma trận, kỹ thuật điều chế độ rộng xung trạng thái gần thường được sử dụng do các ưu điểm như độ méo dạng sóng hài tổng (total harmonic distortion - THD) nhỏ, tổn hao công suất do đóng cắt thấp. Kỹ thuật điều chế độ rộng xung trạng thái gần về cơ bản sử dụng 3 vector điện áp tích cực gần nhất để tổng hợp điện áp ngõ ra mong muốn. Hình 5 trình bày không gian vector của giải thuật đề xuất cho tầng nghịch lưu. Giả sử điện áp ngõ ra mong muốn ở trong khoảng thứ nhất ($-\pi/6 \leq \alpha_o \leq \pi/6$), 3 vector tích cực $\underline{v}_1, \underline{v}_2$ và \underline{v}_6 được lựa chọn để tạo ra vector điện áp ngõ ra mong muốn:

$$\underline{v}_0 = d_{11}\underline{v}_1 + d_{12}\underline{v}_2 + d_{16}\underline{v}_6 \quad (10)$$

Tỷ số nhiệm vụ tương ứng được tính toán như sau:

$$\begin{aligned} d_{16} &= 1 - \frac{3}{2}m_v \cos(\alpha_o) - \frac{\sqrt{3}}{2}m_v \sin(\alpha_o) \\ d_{11} &= -1 + 3m_v \cos(\alpha_o) \\ d_{12} &= 1 - d_{16} - d_{11} \end{aligned} \quad (11)$$

Kỹ thuật điều chế vector không gian để xuất cho tầng chỉnh lưu để cải thiện độ méo dạng do sóng hài

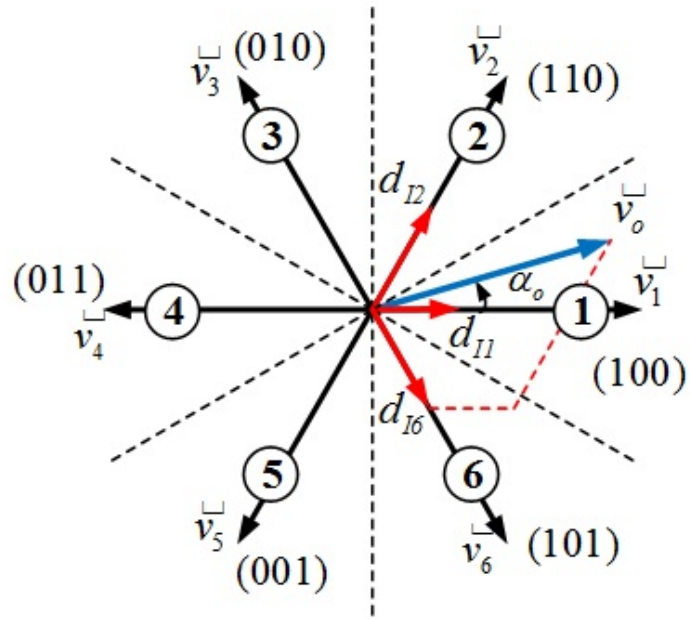
Trong kỹ thuật vector không gian thông thường cho tầng chỉnh lưu, 2 vector dòng điện tích cực gần nhất được chọn để tổng hợp ra vector dòng điện ngõ vào

mong muốn. Mặc dù có thể tạo ra điện áp dc-link đạt giá trị tối đa, nhưng trị trung bình của điện áp dc-link dao động 6 lần trong một chu kỳ áp nguồn. Do đó, nếu điện áp này được sử dụng để điều chế cho tầng nghịch lưu thì sẽ không thể tạo ra điện áp, dòng điện ngõ ra có chất lượng tốt. Hơn thế nữa, kỹ thuật điều chế vector không gian để xuất tại tầng nghịch lưu có thể giảm điện áp CMV một cách hiệu quả nhưng chất lượng ngõ ra lại trở nên xấu đi vì thiếu sự tham gia của các vector điện áp không.

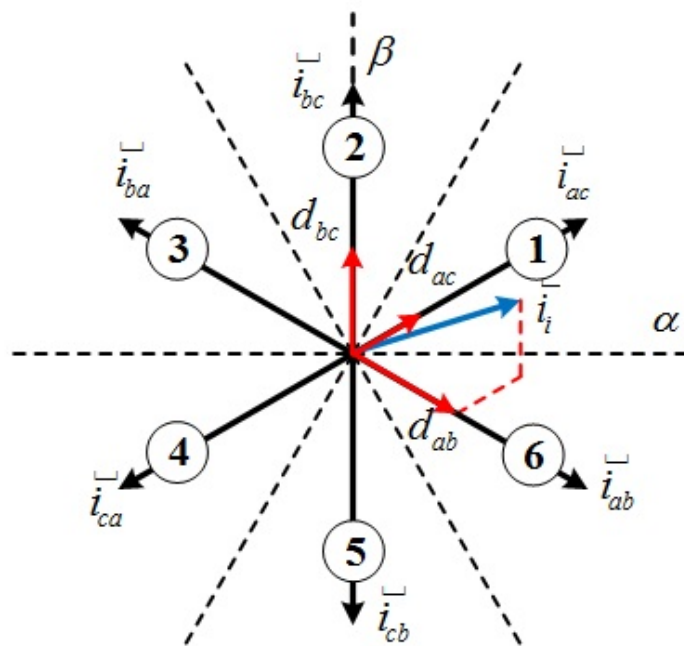
Để bù đắp cho sự giảm sút chất lượng điện tại ngõ ra, kỹ thuật điều chế vector không gian tại tầng chỉnh lưu được thiết kế lại bằng cách sử dụng 3 vector dòng điện tích cực để tổng hợp dòng điện ngõ vào mong muốn, thay vì 2 vector như thông thường. Ngoài ra, giá trị trung bình của điện áp dc-link trong kỹ thuật đề xuất được duy trì giá trị hằng số bằng cách sử dụng cả 3 vector điện áp ngõ vào để tạo ra điện áp dc-link.

Hình 6 trình bày giản đồ không gian vector của kỹ thuật điều chế để xuất tại tầng chỉnh lưu. Trong mỗi khoảng, vector dòng điện ngõ vào mong muốn được tạo nên từ 3 vector dòng điện tích cực. Để dễ hình dung hơn, giả sử vector dòng điện ngõ vào mong muốn đang ở khoảng thứ nhất ($0 \leq \beta_i \leq \pi/3$), 3 vector tích cực $\underline{i}_{ab}, \underline{i}_{ac}$ và \underline{i}_{bc} được chọn để tổng hợp vector dòng điện ngõ vào mong muốn:

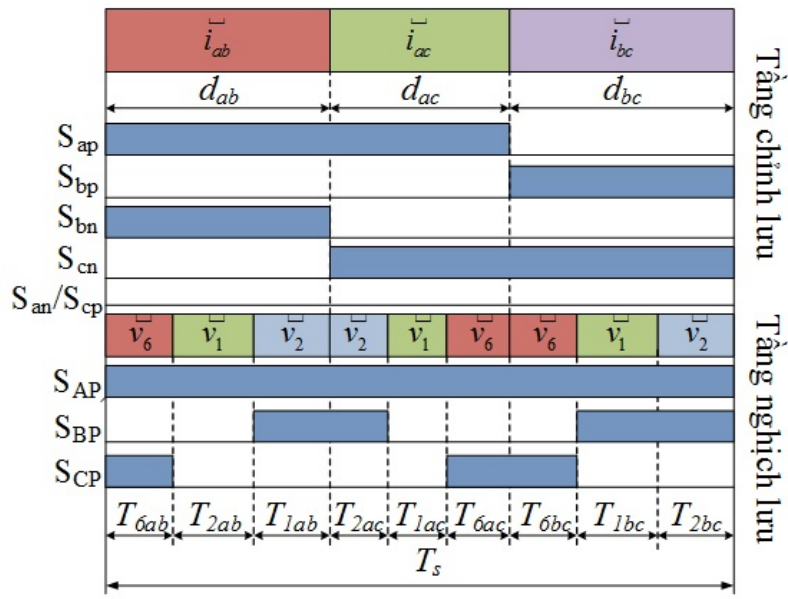
$$\begin{aligned} \underline{i}_i^* &= d_{ab}\underline{i}_{ab} + d_{ac}\underline{i}_{ac} + d_{bc}\underline{i}_{bc} \\ 1 &= d_{ab} + d_{ac} + d_{bc} \end{aligned} \quad (12)$$



Hình 5: Không gian vector để xuất cho tầng nghịch lưu.



Hình 6: Không gian vector để xuất cho tầng chỉnh lưu.



Hình 7: Phân bố vector chuyển mạch của kỹ thuật vector không gian để xuất.

Tỷ số nhiệm vụ của 3 vector tích cực được xác định như sau:

$$\begin{aligned} d_{ab} &= 1 - m_i \sin(\beta_i + \pi/6) \\ d_{ac} &= -1 + \sqrt{3}m_i \cos(\beta_i - \pi/6) \\ d_{bc} &= 1 - m_i \cos(\beta_i) \end{aligned} \quad (13)$$

Và giá trị trung bình của điện áp dc-link là:

$$\begin{aligned} \bar{V}_{dc} &= d_{ab}(v_a - v_b) + d_{ac}(v_a - v_c) + \\ & d_{bc}(v_b - v_c) = \frac{3}{2}m_i V_i. \end{aligned} \quad (14)$$

Quá trình đóng cắt tại tầng chỉnh lưu và tầng nghịch lưu được đồng bộ và phân bố đối xứng để duy trì sự cân bằng của dòng điện ngõ vào, điện áp ngõ ra, cũng như giảm tổn thất và độ méo dạng do sóng hài. Tỷ số nhiệm vụ trong Hình 7 được xác định như sau:

$$\begin{aligned} T_{6ab} &= d_{16} \cdot d_{ab} \cdot T_s, & T_{1ab} &= d_{11} \cdot d_{ab} \cdot T_s, \\ T_{6ac} &= d_{16} \cdot d_{ac} \cdot T_s, & T_{1ac} &= d_{11} \cdot d_{ac} \cdot T_s, \\ T_{6bc} &= d_{16} \cdot d_{bc} \cdot T_s, & T_{1bc} &= d_{11} \cdot d_{bc} \cdot T_s, \\ T_{2ab} &= d_{12} \cdot d_{ab} \cdot T_s, & T_{2ac} &= d_{12} \cdot d_{ac} \cdot T_s, \\ T_{2bc} &= d_{12} \cdot d_{bc} \cdot T_s. \end{aligned} \quad (15)$$

Trong kỹ thuật điều chế vector không gian để xuất, tỉ số truyền điện áp giữa ngõ vào và ngõ ra (voltage transfer ratio) được xác định như sau:

$$q = \frac{V_o}{V_i} = \frac{V_o}{V_{dc}} \frac{\bar{V}_{dc}}{V_i} = \frac{3}{2}m_i m_i \quad (16)$$

Các tỉ số nhiệm vụ của tầng chỉnh lưu và nghịch lưu trong (11) và (13) phải luôn là giá trị dương và thấp

hơn hoặc bằng 1. Sự ràng buộc này dẫn đến hạn chế của tỷ số truyền điện áp của biến tần ma trận gián tiếp:

$$\frac{1}{\sqrt{3}} \leq q \leq \frac{\sqrt{3}}{2} \quad (17)$$

Từ (17), kỹ thuật điều chế để xuất phù hợp để điều khiển biến tần ma trận vận hành ở dải có tỉ số truyền điện áp cao.

KẾT QUẢ VÀ THẢO LUẬN

Kết quả mô phỏng và thảo luận

Để đánh giá hiệu quả của kỹ thuật điều chế vector không gian để xuất các mô phỏng được thực hiện trên phần mềm PSIM 9.0 với tải 3 pha R-L. Các thông số mô phỏng được trình bày trong Bảng 1.

Hình 8 trình bày dạng sóng của điện áp CMV và phân tích phổ (Fast Fourier Transform - FFT) của kỹ thuật điều chế vector không gian thông thường và kỹ thuật điều chế để xuất. Kỹ thuật điều chế thông thường không thể giảm giá trị đỉnh của điện áp CMV bởi vì sự tồn tại của các vector điện áp không trong điều chế tầng nghịch lưu. Trong khi đó, bằng cách chỉ sử dụng 3 vector điện áp tích cực, kỹ thuật điều chế để xuất đã giảm được giá trị đỉnh của điện áp CMV từ 100V xuống còn 57,7V, tương ứng với $1/\sqrt{3}$ biên độ điện áp pha ngõ vào. Hơn nữa, giá trị hiệu dụng của điện áp CMV trong kỹ thuật để xuất cũng luôn nhỏ hơn so

Bảng 1: Các thông số mô phỏng và thực nghiệm

Thông số	Giá trị
Nguồn	$V_i = 100 \text{ V}$
Tần số ngõ vào	$f_i = 50 \text{ Hz}$
Mạch lọc đầu vào	$L = 1.4 \text{ mH},$ $C = 25 \mu\text{F}, R = 20 \Omega$
Tải 3 pha	$R = 10 \Omega, L = 5 \text{ mH}$
Tỷ số truyền điện áp	$q = 0.7$
Tần số ngõ ra	$f_o = 60 \text{ Hz}$
Tần số đóng cắt	$f_s = 10 \text{ kHz}$

với kỹ thuật điều chế thông thường như so sánh trong Hình 9. Việc giảm được điện áp CMV dẫn đến giảm dòng điện rò, là nguyên nhân gây ra hồng học trong các tải động cơ.

Hình 10 và Hình 11 trình bày kết quả mô phỏng của dạng sóng điện áp, dòng điện ngõ vào và ngõ ra của kỹ thuật điều chế để xuất tại tỉ số truyền điện áp $q = 0,7$. Dòng điện ngõ vào và ngõ ra của biến tần ma trận gián tiếp được duy trì dạng sin. Chất lượng dạng sóng ngõ vào và ngõ ra không bị ảnh hưởng bởi kỹ thuật điều chế để xuất. Bên cạnh đó, điện áp ngõ vào cùng pha với dòng điện ngõ vào, thể hiện kỹ thuật điều chế để xuất có thể điều khiển biến tần ma trận với hệ số công suất ngõ vào đồng nhất.

Để đánh giá sự cải thiện chất lượng điện áp, dòng điện ngõ ra của kỹ thuật điều chế để xuất so với các kỹ thuật điều chế giảm điện áp CMV khác, độ méo dạng sóng hài tổng THD của dòng điện và điện áp ngõ ra được trình bày trong Hình 12. Giá trị THD của dòng điện ngõ ra với kỹ thuật để xuất nhỏ hơn so với các kỹ thuật giảm điện áp CMV thông thường khác. Trong khi đó, chất lượng điện áp dây ngõ ra của kỹ thuật để xuất cũng được cải thiện đáng kể. Điều này có nghĩa là chất lượng ngõ ra của bộ biến tần ma trận gián tiếp được cải thiện nhờ vào kỹ thuật điều chế vector không gian cho tầng chỉnh lưu.

Hình 13 thể hiện đáp ứng động của kỹ thuật điều chế để xuất khi điện áp đặt ngõ ra thay đổi. Có thể thấy rằng kỹ thuật điều chế để xuất vẫn duy trì được chất lượng ngõ ra và đảm bảo đáp ứng nhanh khi có sự thay đổi.

Kết quả thực nghiệm và thảo luận

Để kiểm chứng các kết quả mô phỏng, một mô hình biến tần ma trận gián tiếp 3 pha được xây dựng tại Phòng Thí nghiệm Nghiên cứu Điện tử công suất, Trường Đại học Bách Khoa Tp. HCM như trong Hình 14. Mạch điều khiển được thiết kế với một

card DSP 32-bit TMS320F28335 và card CPLD Altera EPM7128SLC84-15 để điều chế xung PWM và kỹ thuật chuyển mạch bốn bước. Các van bán dẫn công suất hai chiều được ghép bởi 2 IGBT IRG4PF50WD riêng biệt. Các van bán dẫn công suất một chiều tại tầng nghịch lưu được thực hiện bởi module IGBT FMG2G150US60. Các thông số được sử dụng trong thực nghiệm giống với mô phỏng như đã trình bày ở Bảng 1.

Hình 15 trình bày dạng sóng điện áp CMV và phân tích FFT với kỹ thuật điều chế thông thường và để xuất. Kỹ thuật điều chế để xuất giảm giá trị đỉnh của điện áp CMV xuống 42,3% khi so sánh với kỹ thuật điều chế thông thường. Dạng sóng điện áp CMV xuất hiện một số gai là do sử dụng kỹ thuật chuyển mạch bốn bước truyền thống với mỗi bước tương ứng là $0.5\mu\text{s}$. Để triệt tiêu toàn bộ gai điện áp xuất hiện trong dạng sóng điện áp CMV, một kỹ thuật chuyển mạch bốn bước cải tiến¹⁵ có thể được sử dụng với các bước chuyển mạch linh hoạt tùy vào chiều của dòng điện và điện áp trên linh kiện khi chuyển mạch.

Hình 16 và Hình 17 trình bày kết quả thực nghiệm của dạng sóng điện áp, dòng điện ngõ vào và ngõ ra của biến tần ma trận với kỹ thuật điều chế để xuất tại tỉ số truyền điện áp $q = 0,7$. Dòng điện ngõ vào và ngõ ra có dạng sin. Các kết quả thực nghiệm hoàn toàn phù hợp với các kết quả mô phỏng.

KẾT LUẬN

Bài báo này đã trình bày một kỹ thuật điều chế vector không gian cho biến tần ma trận 3 pha nhằm giảm điện áp CMV cũng như duy trì chất lượng điện áp, dòng điện ngõ ra không bị ảnh hưởng bởi hiệu ứng giảm điện áp CMV. Nhờ vào các vector dòng điện tích cực được sử dụng để điều chế tại tầng chỉnh lưu, giá trị trung bình điện áp dc-link duy trì ở giá trị hằng số, quá đó giúp cải thiện chất lượng điện ngõ ra. Giá trị điện áp CMV giảm còn 57,7% giá trị của điện áp pha ngõ vào nhờ kỹ thuật điều chế dựa trên 3 vector điện áp tích cực tại tầng nghịch lưu. Các kết quả mô phỏng và thực nghiệm được cung cấp đã chứng minh hiệu quả của kỹ thuật điều chế để xuất.

DANH MỤC TỪ VIẾT TẮT

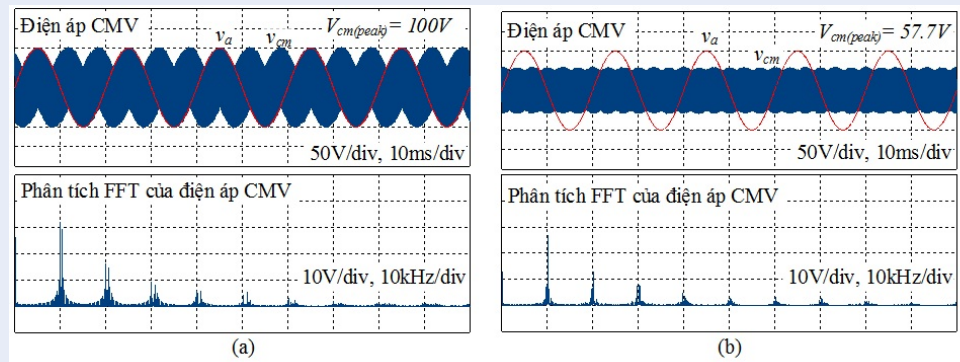
CMV: Common-Mode Voltage - Điện áp điểm nối chung

CPLD: Complex Programmable Logic Device - Thiết bị logic lập trình được

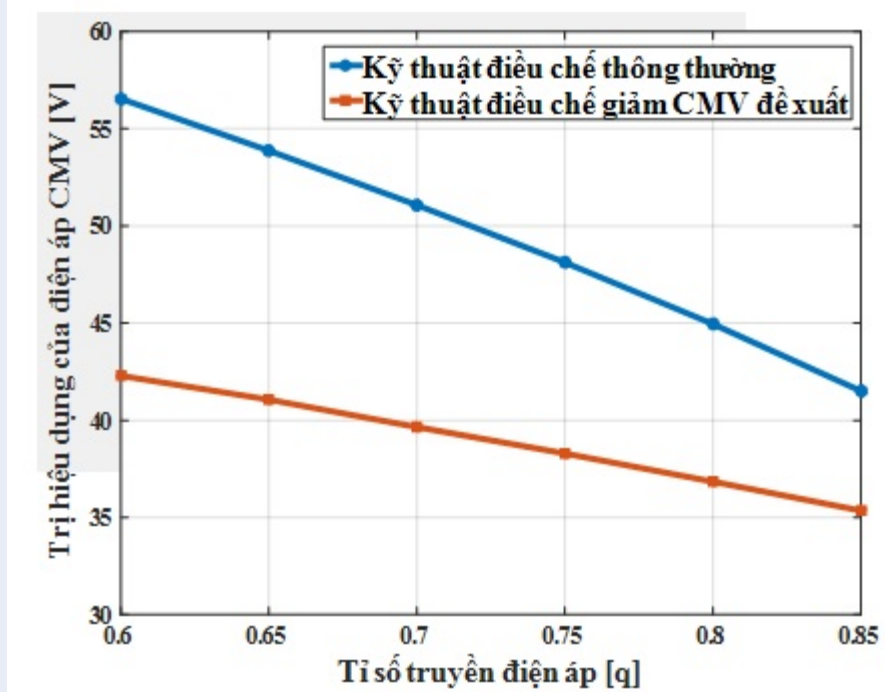
DSP: Digital Signal Processor - Xử lý tín hiệu số

EMI: Electromagnetic Interference - Nhiễu điện từ

PWM: Pulse-Width Modulation - Điều chế độ rộng xung



Hình 8: Điện áp CMV của kỹ thuật điều chế thông thường và kỹ thuật điều chế vector không gian đề xuất.



Hình 9: So sánh trị hiệu dụng điện áp CMV của kỹ thuật điều chế thông thường và kỹ thuật điều chế đề xuất.

THD: Total Harmonics Distortion - Độ méo dạng sóng hài tổng

VTR: Voltage Transfer Ratio - Tỉ số truyền điện áp

XUNG ĐỘT LỢI ÍCH

Nhóm tác giả xin cam đoan rằng không có bất kỳ xung đột lợi ích nào trong công bố bài báo.

ĐÓNG GÓP CỦA TÁC GIẢ

Trần Quốc Hoàn tham gia vào việc đưa ra ý tưởng bài viết, xây dựng giải thuật, xây dựng mô hình thực

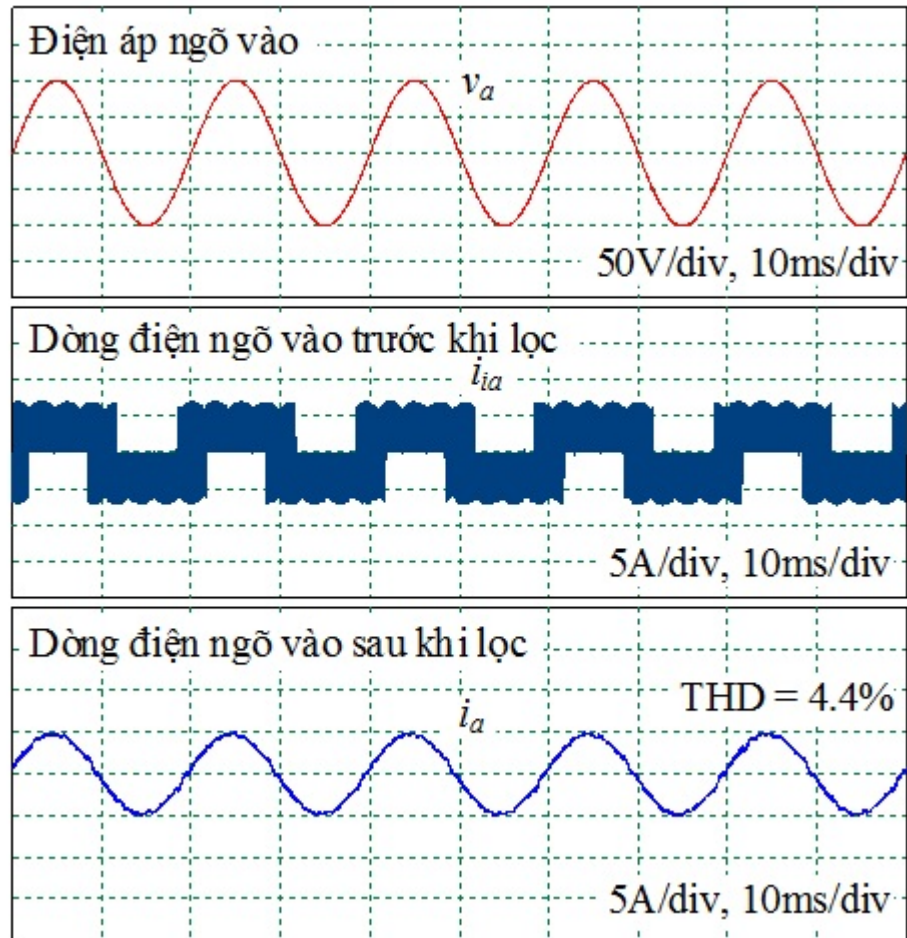
nghiệm và viết bản thảo.

Vũ Mạnh Tiến tham gia vào việc mô phỏng, xây dựng mô hình thực nghiệm, thu thập dữ liệu cho nội dung bài viết.

Nguyễn Đình Tuyên tham gia vào việc định hướng nghiên cứu, quá trình thực nghiệm, đưa ra kết luận, và hiệu chỉnh nội dung bài viết.

TÀI LIỆU THAM KHẢO

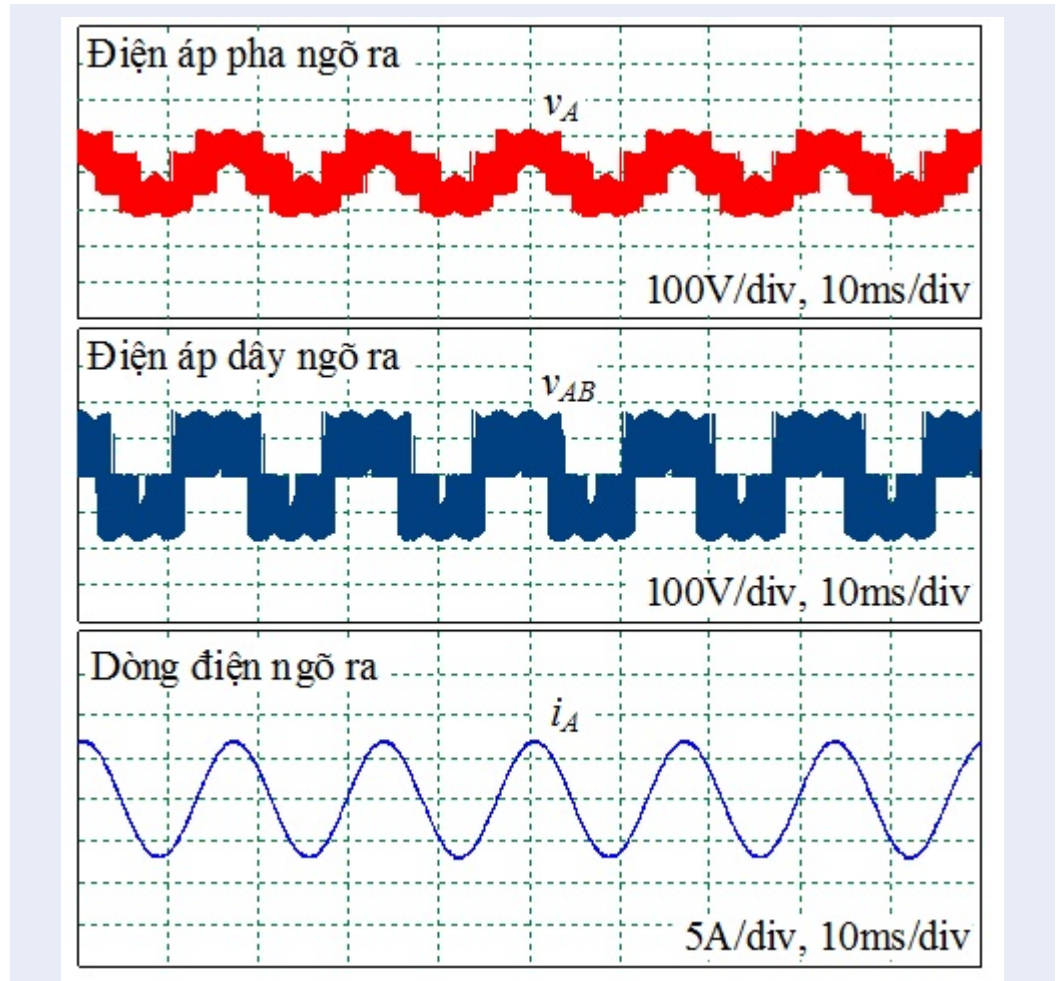
1. Kolar JW, et al. Review of three-phase PWM AC-AC converter topologies. IEEE Trans. Ind. Electron. 2011;58(11):4988–5006.



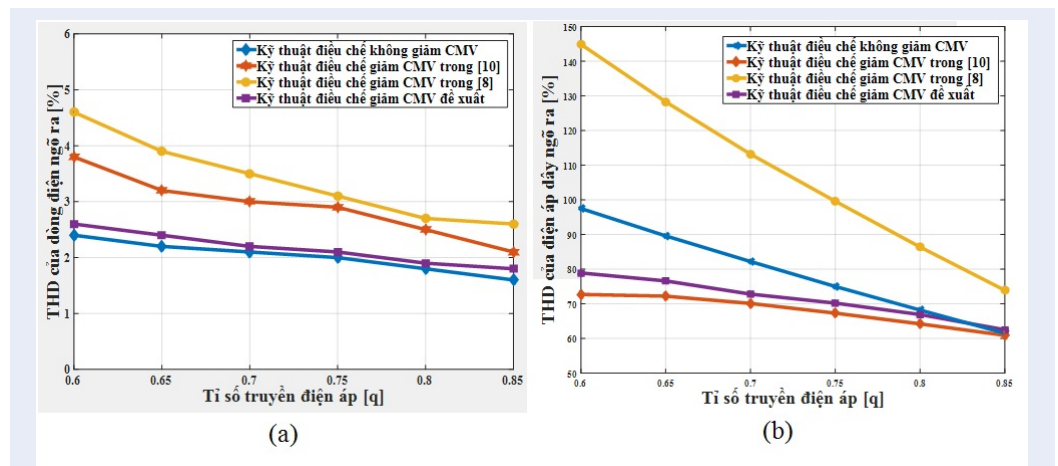
Hình 10: Kết quả mô phỏng dạng sóng điện áp, dòng điện ngõ vào của kỹ thuật điều chế đề xuất.

Available from: <https://doi.org/10.1109/TIE.2011.2159353>.

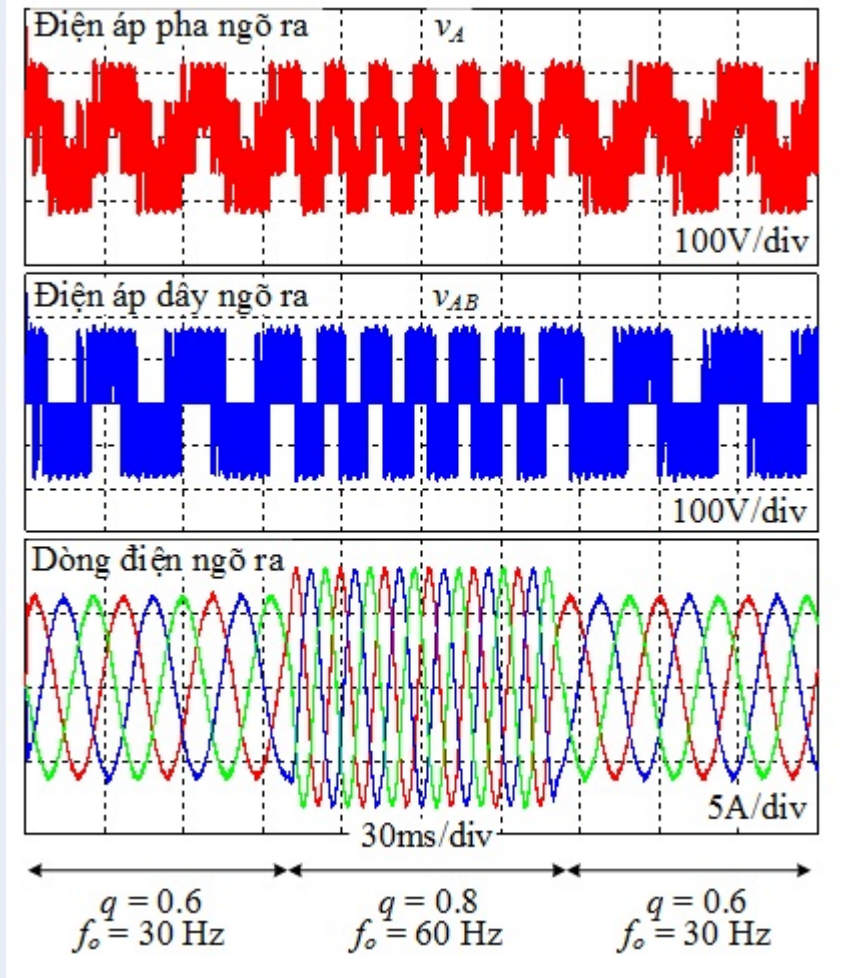
2. Friedli T, et al. Comparative evaluation of three-phase AC-AC matrix converter and voltage DC-link back-to-back converter systems," IEEE Trans. Ind. Electron. 2012;59(12):4487–4510. Available from: <https://doi.org/10.1109/TIE.2011.2179278>.
3. Wheeler PW, et al. Matrix converters: a technology review. IEEE Transactions on Industrial Electronics. 2002;49(2):276–288. Available from: <https://doi.org/10.1109/41.993260>.
4. Empringham L, et al. Technological issues and industrial application of matrix converters: A review. IEEE Trans. Ind. Electron. 2013;60(10):4260–4271. Available from: <https://doi.org/10.1109/TIE.2012.2216231>.
5. Rodriguez J, et al. A review of control and modulation methods for matrix converters. IEEE Transactions on Industrial Electronics. 2012;59(1):58–70. Available from: <https://doi.org/10.1109/TIE.2011.2165310>.
6. Wei L, Lipo TA. A novel matrix converter topology with simple commutation. Conference Record of the 2001 IEEE Industry Applications Conference. 36th IAS Annual Meeting (Cat. No.01CH37248), Chicago, IL, USA, USA. 2001;.
7. Nguyen TD, Lee HH. Modulation strategies to reduce common-mode voltage for indirect matrix converters. IEEE Trans. Ind. Electron. 2012;59(1):129–140. Available from: <https://doi.org/10.1109/TIE.2011.2141101>.
8. Nguyen TD, Lee HH. A new SVM method for an indirect matrix converter with common-mode voltage reduction. IEEE Trans. Ind. Informatics. 2014;10(1):61–72. Available from: <https://doi.org/10.1109/TII.2013.2255032>.
9. Rahman K, et al. Common mode voltage reduction technique in a three-to-three phase indirect matrix converter. IET Electr. Power Appl. 2018;12(2):254–263. Available from: <https://doi.org/10.1049/iet-epa.2017.0349>.
10. Padhee V, et al. Modulation Techniques for Enhanced Reduction in Common-Mode Voltage and Output Voltage Distortion in Indirect Matrix Converters. IEEE Trans. Power Electron. 2017;32(11):8655–8670. Available from: <https://doi.org/10.1109/TPEL.2016.2645944>.
11. Tsoupos A, Khadkikar V. A novel SVM technique with enhanced output voltage quality for indirect matrix converters. IEEE Trans. Ind. Electron. 2019;66(2):832–841. Available from: <https://doi.org/10.1109/TIE.2018.2835404>.
12. Tran QH, Lee HH. A three-vector modulation strategy for indirect matrix converter fed open-end load to reduce common-mode voltage with improved output performance. IEEE Trans. Power Electron. 2017;32(10):7904–7915. Available from: <https://doi.org/10.1109/TPEL.2016.2639063>.
13. Kalaiselvi J, Srinivas S. Bearing currents and shaft voltage reduction in dual-inverter-fed open-end winding induction motor with reduced CMV PWM methods. IEEE Trans. Ind. Electron. 2015;62(1):144–152. Available from: <https://doi.org/10.1109/>



Hình 11: Kết quả mô phỏng dạng sóng điện áp, dòng điện ngõ ra của kỹ thuật điều chế để xuất.



Hình 12: So sánh giá trị THD của (a) dòng điện ngõ ra, (b) điện áp dây ngõ ra của kỹ thuật điều chế để xuất và các kỹ thuật điều chế khác



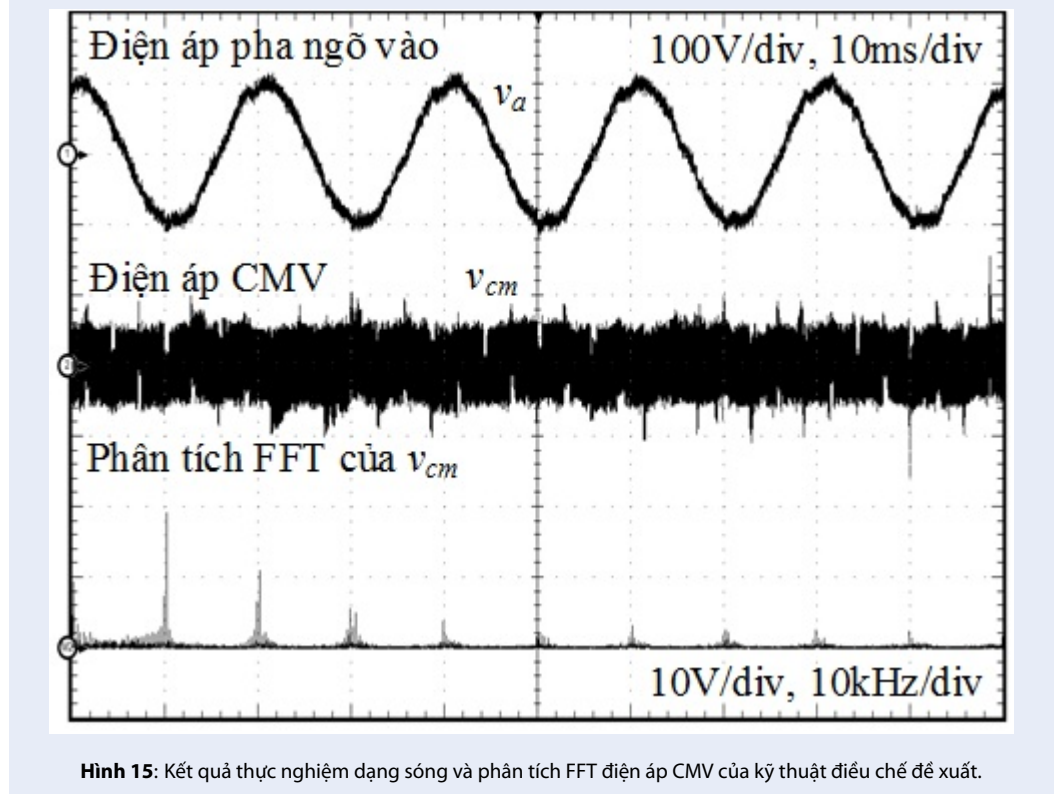
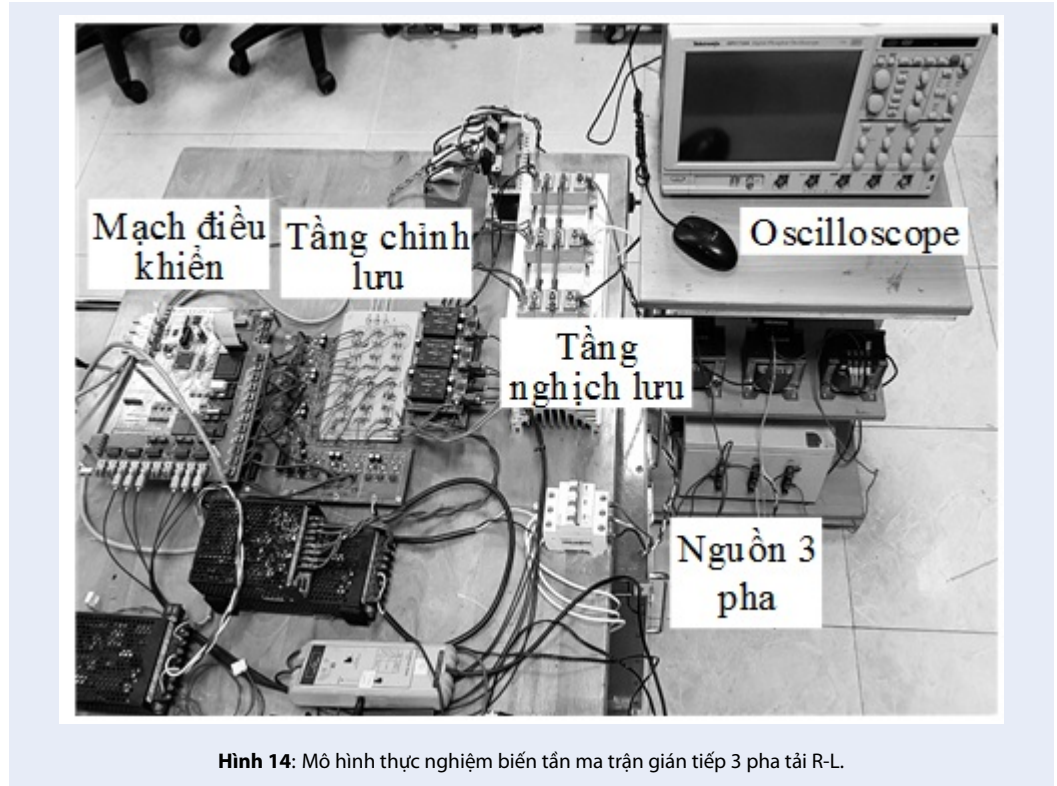
Hình 13: Kết quả mô phỏng đáp ứng động của kỹ thuật điều chế để xuất khi điện áp đặt ngõ ra thay đổi.

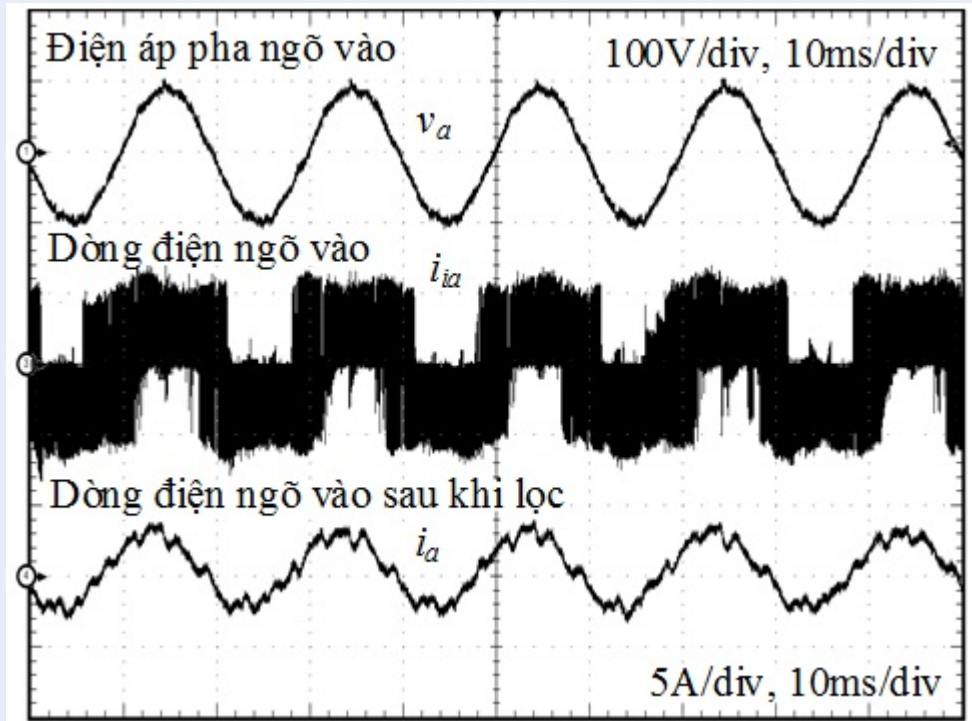
TIE.2014.2336614.

14. Ün E, Hava AM. A near-state PWM method with reduced switching losses and reduced common-mode voltage for three-phase voltage source inverters. IEEE Trans. Ind. Appl. 2009;45(2):782–793. Available from: <https://doi.org/10.1109/>

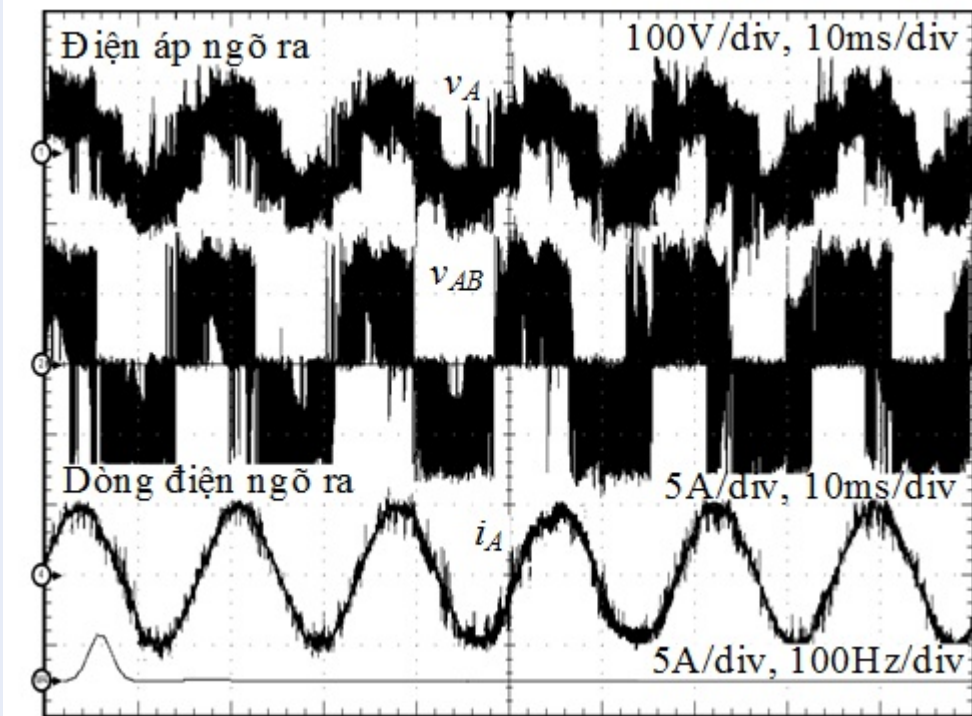
TIA.2009.2013580.

15. Nguyen H, Lee H. A Modulation Scheme for Matrix Converters with Perfect Zero Common-Mode Voltage. IEEE Transactions on Power Electronics. 2016;31(8):5411–5422. Available from: <https://doi.org/10.1109/TPEL.2015.2493339>.





Hình 16: Kết quả thực nghiệm dạng sóng điện áp, dòng điện ngõ vào của kỹ thuật điều chế để xuất.



Hình 17: Kết quả thực nghiệm dạng sóng điện áp, dòng điện ngõ ra của kỹ thuật điều chế để xuất.

Space-vector modulation for three-phase indirect matrix converters to reduce common-mode voltage

Quoc-Hoan Tran¹, Manh-Tien Vu², Tuyen D. Nguyen^{3,*}



Use your smartphone to scan this QR code and download this article

ABSTRACT

This paper presents a space vector modulation strategy for a three-phase indirect matrix converter to reduce the common-mode voltage and maintain the output performance. To reduce the peak value of the common-mode voltage to 57.7% of the input phase voltage, three active voltage vectors are used to generate the desired output voltage with arbitrary amplitude and frequency, instead of using both active and zero voltage vectors as in the traditional space vector modulation strategy. Although the common-mode voltage is reduced, the output waveform quality of the three-phase indirect matrix converter deteriorates due to the absence of the zero voltage vectors. To overcome this problem, the proposed space vector modulation strategy is redesigned to control the rectifier stage of the indirect matrix converter by utilizing three active current vectors instead of two as usual. Consequently, the constant average dc-link voltage is achieved, which can improve the output performance in terms of the output voltage and current harmonic distortion. The simulation is implemented by PSIM software and experimental results are provided to verify the effectiveness of the proposed space vector modulation strategy.

Key words: Indirect matrix converter, space-vector modulation, common-mode voltage, output harmonic distortion

¹Tran Dai Nghia University, Vietnam

²Ton Duc Thang University, Vietnam

³Ho Chi Minh City University of Technology, VNU-HCM, Vietnam

Correspondence

Tuyen D. Nguyen, Ho Chi Minh City University of Technology, VNU-HCM, Vietnam

Email: ndtuyen@hcmut.edu.vn

History

- Received: 30-11-2020
- Accepted: 05-4-2021
- Published: 18-4-2021

DOI : 10.32508/stdjet.v4i2.797



Copyright

© VNU-HCM Press. This is an open-access article distributed under the terms of the Creative Commons Attribution 4.0 International license.



Cite this article : Tran Q, Vu M, Nguyen T D. **Space-vector modulation for three-phase indirect matrix converters to reduce common-mode voltage.** *Sci. Tech. Dev. J. – Engineering and Technology*; 4(2):846-860.